



Ricerca di Sistema elettrico

## Progettazione, realizzazione e verifica di un BSM modulare per lo sviluppo di accumulo "Second Life"

F. Baronti, A. Carloni, R. Di Rienzo, R. Roncella, R. Saletti



UNIVERSITÀ DI PISA



Report RdS/PTR2021/313

## PROGETTAZIONE, REALIZZAZIONE E VERIFICA DI UN BMS MODULARE PER LO SVILUPPO DI SISTEMI DI ACCUMULO “SECOND LIFE”

F. Baronti, A. Carloni, R. Di Rienzo, R. Roncella, R. Saletti (Università di Pisa)

Dicembre 2021

### Report Ricerca di Sistema Elettrico

Accordo di Programma Ministero della Transizione Ecologica - ENEA

Piano Triennale di Realizzazione 2019-2021 - III annualità

Obiettivo: *Tecnologie*

Progetto: Sistemi di accumulo, compresi elettrochimico e power to gas, e relative interfacce con le reti

Work package: WP1 – Accumulo Elettrochimico

Linea di attività: LA82- Caratteristiche dei BMS per sistemi di accumulo second life e linee guida per la progettazione 3

Responsabile del Ing. Giulia Monteleone ENEA

Responsabile del Work Dr. Pier Paolo Prosini ENEA

Il presente documento descrive le attività di ricerca svolte all'interno dell'Accordo di collaborazione ENEA-Università per una attività di ricerca dal titolo: “BMS per sistemi di accumulo second life”

Responsabile scientifico ENEA Ing. Manlio Pasquali

Responsabile scientifico Università di Pisa: Prof. Roberto Roncella.

## Indice

SOMMARIO.....	3
1 INTRODUZIONE.....	4
1.1 SPECIFICHE TECNICHE .....	5
2 ARCHITETTURA HARDWARE.....	7
2.1 SCHEDA BACK PANEL .....	9
2.1.1 <i>Descrizione generale</i> .....	9
2.2 SCHEDA PORTA-CELLA .....	12
2.2.1 <i>Descrizione generale</i> .....	12
2.3 SCHEDA DI POTENZA .....	14
2.4 DESCRIZIONE GENERALE .....	14
2.4.1 <i>Schemi elettrici</i> .....	18
2.5 SCHEDA DI CONTROLLO .....	20
2.5.1 <i>Descrizione generale</i> .....	20
2.5.2 <i>Schemi elettrici</i> .....	26
3 ARCHITETTURA SOFTWARE.....	27
3.1 STRUTTURA DEL FIRMWARE .....	27
3.2 FUNZIONI DI SICUREZZA .....	28
3.3 STIME DELLO STATO DI CARICA .....	30
3.4 BILANCIAMENTO PASSIVO.....	31
3.5 INTERFACCIA UTENTE.....	33
4 VALIDAZIONE DELLO STRUMENTO .....	34
4.1 DESCRIZIONE FOTOGRAFICA DEL SISTEMA .....	35
4.2 VALUTAZIONE DELLA RESISTENZA NEL COLLEGAMENTO TRA CELLA E BACK PANEL .....	38
4.2.1 <i>Set-up sperimentale e test</i> .....	38
4.2.2 <i>Risultati</i> .....	41
4.3 VERIFICA FUNZIONALITÀ BASE DEL BMS DEL SISTEMA.....	42
4.3.1 <i>Set-up sperimentale e test</i> .....	42
4.3.2 <i>Risultati</i> .....	44
4.4 MISURA DEL CONSUMO DEL BMS .....	48
4.4.1 <i>Set-up sperimentale</i> .....	48
4.4.2 <i>Risultati</i> .....	48
4.5 CONCLUSIONI.....	49
5 CONCLUSIONI.....	50
6 BIBLIOGRAFIA.....	51
7 ABBREVIAZIONI ED ACRONIMI .....	51
8 CURRICULA DEL GRUPPO DI LAVORO .....	52

## Sommario

Grazie alle prestazioni in termini di densità di potenza e di energia, le batterie al litio sono sempre più utilizzate come sistema di accumulo in numerose applicazioni. In questo scenario, si rende necessario lo studio preventivo di nuove strategie, tecnologie, industrie, norme e regolamenti che si occupino dell'intero ciclo di vita di una batteria al litio partendo dal suo primo utilizzo, alla sostituzione, all'eventuale riutilizzo, e arrivando, in fine, al riciclaggio. Il concetto di Second-Life Battery è quello di dare una seconda vita operativa alle batterie che vengono sostituite dalla loro prima applicazione non perché hanno perso il loro funzionamento ma perché non sono più sufficienti a garantire le specifiche prestazionali dell'applicazione. Tuttavia, i moduli riutilizzati e riassemblati per applicazioni di SLB possono presentare un'elevata variabilità dei parametri intrinseci delle celle che li compongono. Questa variabilità può incrementare sostanzialmente la complessità e quindi il costo del sistema. La tematica sulla fattibilità economica delle SLB è ancora aperta nella letteratura scientifica del settore. Pertanto, l'obiettivo della ricerca è stato quello di presentare un pacco batteria completamente modulare e flessibile, progettato per accelerare la ricerca scientifica in applicazioni Second-Life. Infatti, tutte le funzionalità del battery management system sono state distribuite su più schede che vengono connesse tra di loro tramite una scheda delle interconnessioni. Inoltre, ogni cella del modulo viene posizionata su una scheda dedicata. In questo modo è molto semplice studiare pacchi con diverse configurazioni e funzionalità. Grazie alla idea che sta dietro questo modulo è possibile confrontare facilmente, in termini di costo/beneficio, i diversi casi studio e determinare quali sono quelle ottimali per applicazioni second-life. Più in dettaglio, il report descrive l'architettura hardware e software della prima versione del prototipo e gli esperimenti condotti per validarne le funzionalità. Infine, i risultati confermano il raggiungimento delle specifiche di progetto e dimostrano la grande potenzialità che il modulo ha nello studio di pacchi batteria di second-life diverse configurazioni di pacchi batteria.

## 1 Introduzione

Grazie al miglioramento delle prestazioni e all'abbassamento dei costi di produzione, le batterie al litio sono sempre più utilizzate come sistema di accumulo elettrochimico in svariate applicazioni. Tuttavia, il ciclo di vita per questo tipo di batterie non è ancora del tutto definito. Ancora oggi, c'è la necessità di regolamentazioni nazionali e sovranazionali che favoriscano il riciclo delle batterie. Inoltre, le tecnologie fino ad ora utilizzate per il riciclo non sono del tutto mature e necessitano di ulteriore sviluppo per rendere tutta la filiera efficiente ed economicamente favorevole. In questo scenario, c'è il rischio concreto che tra qualche anno vi sia una notevole quantità di batterie da smaltire senza che sia previsto un percorso efficace di recupero, riciclo o riuso. In questo scenario, ci saranno delle gravi ripercussioni ambientali ed economiche.

Una delle strategie principalmente studiata nella letteratura scientifica, per posticipare lo smaltimento di un pacco batteria al Litio, è il concetto di Second-Life Battery (SLB). Per esempio, la vita operativa dei sistemi di accumulo utilizzati in applicazioni automobilistiche è legata alle prestazioni dichiarate e garantite dal produttore del veicolo. Pertanto, il raggiungimento della condizione di fine vita non corrisponde, normalmente, alla mancata funzionalità del pacco batteria ma è associata al degrado di parametri prestazionali che impediscono al veicolo di mantenere le caratteristiche attese (calo dell'autonomia o della potenza massima). Per questo motivo la sostituzione del sistema di accumulo porta alla disponibilità di interi moduli ancora funzionanti, seppure con specifiche degradate, che potrebbero essere riutilizzati in applicazioni con specifiche di potenza e capacità specifica ridotte, come ad esempio lo stoccaggio dell'energia in applicazioni stazionarie.

Tuttavia, i moduli riutilizzati e riassembleati per applicazioni di SLB possono presentare un'elevata variabilità dei parametri intrinseci delle celle che li compongono. La variabilità dipende principalmente dall'utilizzo durante la prima vita operativa. Infatti, le celle possono essere state sottoposte a:

- cicli operativi di utilizzo completamente diversi;
- differenti entità di stress (correnti, temperature ecc.);

Inoltre, anche se le celle provengono tutte dallo stesso pacco batteria possono aver subito un invecchiamento non omogeneo a causa, ad esempio, di un gradiente di temperatura all'interno del pacco. Questo fenomeno porta le celle centrali a lavorare mediamente con temperature maggiori di quelle posizionate nelle superficie esterne del pacco batteria.

Per questi motivi, il sistema elettronico di controllo della batteria, o Battery Management System (BMS), usato in applicazioni di SLB deve riconoscere queste variabilità e provvedere al mantenimento dello stato ottimale di funzionamento.

Attualmente, il dibattito in letteratura su questa tematica è ancora aperto e principalmente riguarda l'economicità di questi sistemi. Infatti le funzionalità aggiuntive che un BMS di questo tipo deve implementare, i processi di disassemblaggio, la caratterizzazione e riassembleaggio delle celle possono far crescere notevolmente il prezzo di un pacco SLB. Se il costo finale del sistema SLB non è competitivo rispetto un pacco batteria nuovo tutto il processo di riuso sarebbe fortemente disincentivato.

Per questi motivi, l'obiettivo di questo report è quello di presentare un pacco batteria estremamente modulare e flessibile che può essere utilizzato nell'ambito di ricerca delle SLB per accelerare lo sviluppo riducendo i costi di progettazione del BMS. La caratteristica principale del sistema è l'elevata modularità delle sue parti. Infatti, le funzioni principali del BMS (sistema di controllo, gestione del percorso di potenza) vengono separate e implementate su diverse schede tra loro indipendenti. Anche ogni singola cella all'interno del pacco ha una sua scheda dedicata. Tutte le schede poi vengono collegate a una scheda di interconnessione per ottenere un pacco batteria completo. Questa architettura permette di velocizzare la ricerca e lo sviluppo di pacchi batteria di tipo SLB, consentendo di modificare facilmente:

- le celle che compongono il pacco, consentendo di analizzare il comportamento del BMS con celle non omogenee che presentano provenienza, produttore, storia, invecchiamento e chimica diverse;

- le schede elettroniche che compongono il BMS modificandone le funzionalità e l'architettura, ad esempio, è possibile implementare dei sistemi di sensori elettronici avanzati e innovativi per monitorare lo stato della cella e produrre delle stime più accurate.

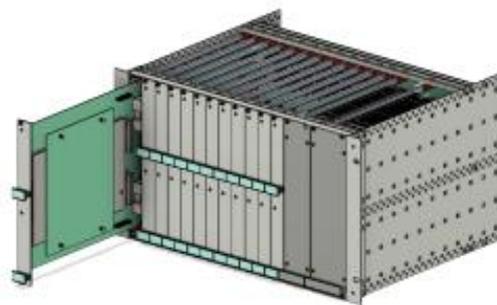
Inoltre, successivamente ai test, si può condurre un'analisi di costi/benefici tra le varie configurazioni adottate con l'obiettivo di trovare un'architettura ottimale per le celle a disposizione e la specifica applicazione.

Questo processo viene semplificato notevolmente dalla scelta di separare le varie parti del pacco batteria in più schede. Infatti, si può sostituire una o più celle con altre di diversa tipologia semplicemente estraendo una scheda e inserendone un'altra. La stessa cosa può essere fatta cambiando la scheda di controllo del BMS per testare diverse funzionalità e architetture. Le restanti parti del report sono così strutturate: le specifiche tecniche relative allo sviluppo del prototipo vengono descritte nella sottosezione 1.1. Il Capitolo 2 descrive l'architettura hardware del sistema e le scelte costruttive principali che hanno portato alla realizzazione del prototipo. La struttura e le funzionalità basilari del software di gestione del sistema vengono illustrate nel Capitolo 3. Il Capitolo 4 tratta la validazione del prototipo e delle sue funzionalità riportando i test sperimentali fatti sul prototipo e i risultati ottenuti. Infine il Capitolo 5 discute i risultati ottenuti e trae le conclusioni del lavoro fatto.

### 1.1 Specifiche tecniche

Le specifiche del sistema di accumulo energetico volto allo studio delle Second Life Battery (SLB), o batterie di seconda vita, sono riportate qui di seguito.

La struttura proposta deve essere altamente modulare e sarà, quindi, basata su un armadio, o rack, da 19 pollici (Vedi Figura 1) con un'altezza di sei unità standard (6 U). In particolare, il modulo dovrà contenere una batteria da 12 celle connesse in serie (configurazione 12S1P), limitando la tensione nominale al di sotto di 50 V. Per esempio, nel caso di celle al litio con catodo Nichel Manganese Cobalto (NMC) la tensione nominale di batteria prevista sarà pari a 44,4 V.



**Figura 1** rappresentazione 3D del modulo base.

Nello specifico il rack conterrà quindici schede elettroniche così suddivise: quattordici schede figlie e una scheda posteriore delle interconnessioni o back panel. Le schede figlie saranno inserite nella parte anteriore del rack. Ogni scheda scorre su due guide laterali che ne facilitano l'inserimento e l'estrazione. La scheda back panel, invece, sarà posizionata nella parte posteriore del rack. La sua funzione principale sarà quella di interconnettere tra loro le schede figlie. Pertanto ogni scheda figlia dovrà essere equipaggiata con degli opportuni connettori che dovranno accoppiarsi con quelli presenti sulla scheda back panel.

Nello specifico le schede figlie sono composte da:

- dodici schede di contenimento per le celle al litio (una scheda per ogni cella o gruppi di celle elementari connesse in parallelo);
- una scheda di potenza;
- una scheda di controllo;

L'elettronica del sistema implementerà un Battery Management System (BMS), le cui funzioni saranno opportunamente distribuite tra schede di cella, di potenza e di controllo. Il BMS, alimentato dal modulo stesso, assicurerà:

- la completa sicurezza di funzionamento del sistema;
- la stima dello stato di batteria;
- l'equalizzazione della carica immagazzinata nelle celle (quando il modulo è in stand-by e/o dinamicamente);
- il prelievo di misure specifiche su ogni cella per facilitarne la valutazione delle prestazioni e invecchiamento.

Le schede che compongono il modulo dovranno essere in grado di gestire una corrente continua nominale di 40 A, con possibilità di sopportare picchi di corrente fino a 80 A per un tempo limitato tra 5 s e 10 s.

Il sistema di bilanciamento deve prevedere la possibilità di caricare/scaricare la singola cella con una corrente continua di 5 A e deve prevedere la possibilità di implementare diversi meccanismi di scambio energetico tra cella e il modulo, tra il modulo e la cella oppure tra due celle, eventualmente utilizzando anche una cella ausiliaria come elemento di mediazione.

Prima di proseguire, è necessario indicare che da questo punto in poi per modulo base intenderemo il contenitore mostrato in Figura 1. Quest'ultimo potrà essere collegato in serie o in parallelo con altri moduli base per costruire batterie con capacità e tensioni maggiori. Pertanto, le schede del modulo base dovranno essere progettate in modo da sopportare tensioni fino a un massimo di 500 V. Tuttavia, è opportuno evidenziare che la prima versione del prototipo presentata in questo report è stata validata soltanto in configurazione singola (la batteria è costituita da un singolo modulo base).

Per la realizzazione del primo prototipo si utilizzeranno dodici celle LiPO EIG ePLB-C020, con tensione nominale ( $V_n$ ), di 3,7 V e capacità nominale ( $C_n$ ) di 20 Ah. Le celle sopportano una corrente continua di:

- 100 A in scarica o 5 C (1 C rappresenta la corrente che è in grado di caricare o scaricare completamente la cella in un'ora assumendo come capacità della cella quella nominale).
- 20 A in carica o 1 C;

Inoltre, può sostenere correnti di picco fino a 10 C per circa 10 s. La cella è di tipo pouch ed è lunga 216 mm, larga 130 mm, spessa 7,2 mm per un peso di 410 g, come indicato in Figura 2.



Figura 2 foto della cella LiPO EIG ePLB-C020 utilizzata in questo progetto.

Le celle provengono da una applicazione di tipo ferroviario e hanno sperimentato un significativo invecchiamento di calendario (data di fabbricazione: 2010). Ben inferiore invece è stato il tempo d'esercizio pari circa a un anno e mezzo tra il 2011 e il 2012.

Il singolo ciclo operativo delle celle era, in sequenza, il seguente:

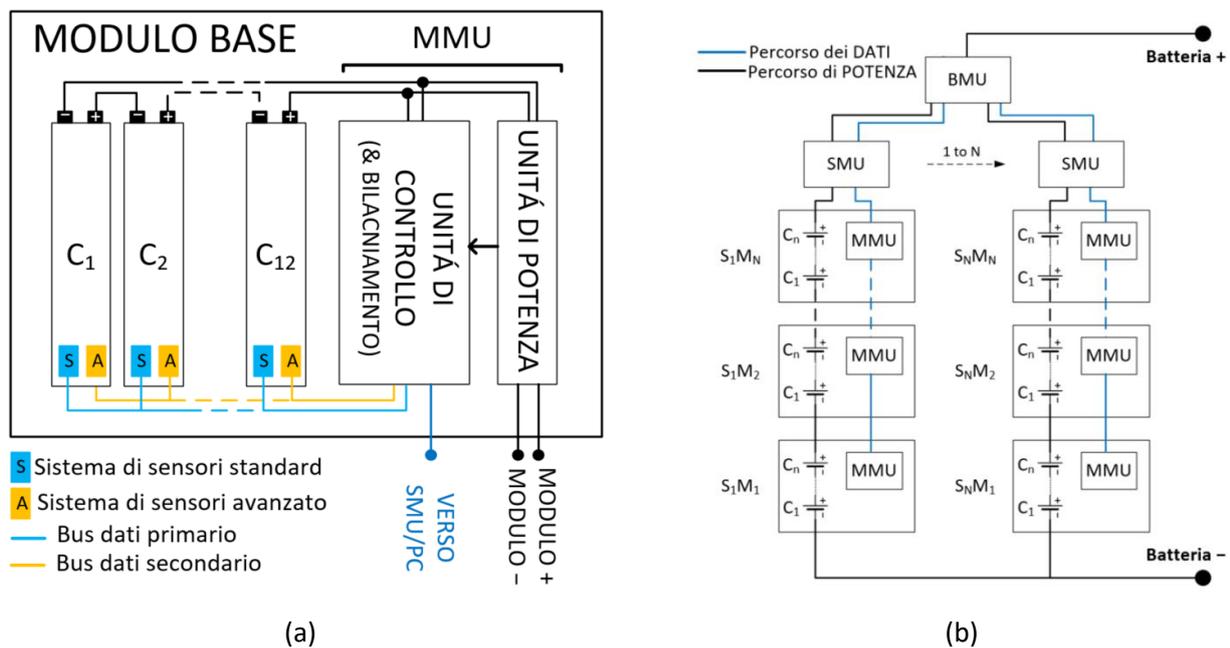
1. corrente impulsiva in scarica di ampiezza inferiore a 1,5 C;
2. corrente impulsiva in carica di circa 1,25 C;
3. 60 - 90 s di ricarica con correnti continue inferiori a 1 C;
4. una pausa di circa 4-5 minuti.

Ogni giorno le celle eseguivano tra novanta e cento cicli. Le celle erano posizionate all'interno di un ambiente a temperatura regolata tra 27 °C e 30 °C. Il contenitore della batteria disponeva di un sistema di raffreddamento che limitava la temperatura di cella, in modo che quest'ultima non superasse mai i 50 °C oltre la temperatura ambiente durante ogni ciclo.

## 2 Architettura hardware

In questa sezione viene descritta l'architettura generale del modulo base. Le funzionalità e le caratteristiche generali di ogni blocco saranno descritte in prima istanza. e successivamente nelle seguenti sottosezioni verranno forniti tutti i dettagli delle schede che compongono il modulo base.

Nello specifico l'architettura generale del modulo base viene mostrata in Figura 3(a). Come si può vedere i blocchi principali sono: le dodici schede di contenimento delle celle (una per cella), la scheda back panel nel pannello posteriore (anche se non mostrata), l'unità di potenza e l'unità di controllo.



**Figura 3 (a)** schema a blocchi esemplificativo del modulo base; **(b)** Esempio di costruzione semplificata di un sistema elettrochimico di stoccaggio dell'energia utilizzando più moduli base.

La scheda di contenimento della cella al litio prevede, come si evince dal nome, un sistema di ancoraggio che fissa la cella alla scheda. Inoltre, ogni cella ha un sistema di sensori standard e uno di tipo avanzato. Il primo sarà composto da un semplice sensore di temperatura posizionato sulla superficie della cella. Questa misura assieme a quella di tensione (misurata ai terminali delle celle) e di corrente (misurata dal sensore posizionato sulla scheda di potenza in serie a tutte le celle) permettono al BMS di svolgere tutte le funzioni classiche di gestione e sicurezza del pacco batteria. Ad esempio, come vedremo nella sottosezione 3.2, queste misure sono confrontate con delle specifiche soglie dal BMS per decidere se le celle stanno lavorando all'interno della loro area di sicurezza. Visto che le SLB possono essere composte da celle non omogene rispetto al grado di invecchiamento, alla chimica e al produttore, le soglie possono essere

personalizzate sulla singola cella, permettendo al BMS di interrompere il percorso di potenza nel caso in cui i limiti di sicurezza della cella più debole non sono rispettati.

Invece, il sistema di sensori avanzato servirà ad aggiungere delle funzioni ausiliare, rispetto a quelle di un BMS classico, utili per l'applicazione specifica delle SLB. Per esempio, sarà interessante rilevare la deformazione della cella e attivare un allarme quando si misura un valore eccessivo, sintomo di un imminente malfunzionamento. È possibile, inoltre, inserire sensori di temperatura aggiuntivi per avere una mappatura della temperatura di cella più dettagliata. A differenza del primo sistema, che risulta essenziale in ogni BMS, il secondo non è strettamente necessario nella normale gestione del pacco batteria. Quindi, visto la flessibilità del modulo base e la poca complessità della scheda di cella, la gestione delle funzionalità ausiliarie può essere decisa di volta in volta, in funzione delle finalità di ricerca perseguite in quel dato momento, riprogettando una o tutte le schede di cella e sostituendole a quelle già presenti.

Come vedremo più nel dettaglio nella sottosezione 2.1, per rendere più semplice la riprogettazione delle schede di cella e separare la gestione dei due tipi di acquisizione, si è scelto di prevedere nel pannello posteriore del modulo base (scheda back panel) due linee di interconnessione separate: la primaria e la secondaria. La linea primaria conetterà i percorsi di potenza delle celle alla scheda di potenza, e i segnali per la misurazione della tensione e temperatura di cella che arriveranno alla scheda di controllo. Invece, la linea secondaria, prettamente di segnale, collegherà il sistema di sensori avanzato o ausiliario alla scheda di controllo.

La gestione della batteria è conferita alla cosiddetta Module Management Unit (MMU) composta da due differenti schede, quella di potenza e quella di controllo. Sulla scheda di potenza viene progettato il percorso elettrico di potenza della batteria con piste in rame in grado di sopportare le correnti indicate nelle specifiche di progetto nella sottosezione 1.1 e implementa tutti i dispositivi necessari per gestire le varie fasi di carica/scarica della batteria e di isolare il pacco in caso di malfunzionamento o non utilizzo dello stesso, come relè elettromeccanici e fusibili di potenza.

La scheda di controllo, invece, contiene l'intelligenza del sistema. Come vedremo più nel dettaglio nella sottosezione 2.5, questa:

1. acquisisce per ogni cella tensione, corrente e temperatura;
2. processa tutte le acquisizioni e produce le stime dello stato di batteria;
3. controlla l'apertura e la chiusura dei relè sulla scheda di potenza;
4. attiva l'equalizzazione delle celle;
5. gestisce le funzionalità avanzate per la valutazione dello stato di salute e della tracciabilità d'uso della cella stessa.

In questa prima versione il modulo base è in grado di comunicare con un personal computer su cui è in esecuzione un'interfaccia grafica sviluppata in LabView come indicato nel dettaglio nel Capitolo 3.

L'operatore, tramite l'interfaccia, può monitorare in tempo reale tutti i parametri di batteria e può decidere in maniera manuale alcune operazioni di controllo.

Infine è importante far notare che il modulo è predisposto per essere collegato in serie e/o in parallelo con altri moduli formando una struttura simile a quella riportata in Figura 3(b) e generalmente utilizzata in sistemi elettrochimici di stoccaggio dell'energia, o Electrochemical Storage System (ESS). In questo caso, i moduli base vengono connessi in serie, all'interno di una stringa, per raggiungere la specifica sulla tensione operativa desiderata (inferiore a 500 V). Successivamente più stringhe possono essere collegate in parallelo per ottenere una batteria con capacità più elevata. Pertanto, il modulo base è dotato di due connessioni di potenza indipendenti: uno per la connessione serie e uno per la connessione parallelo. In caso di connessione serie vi è la possibilità di "bypassare" un modulo. In questo modo è possibile sostituire una o più celle difettose all'interno dello stesso senza compromettere la sicurezza dell'operatore (perché il modulo in questo caso è isolato) e senza interrompere l'operatività della batteria.

Il percorso dati connette più MMU sulla stessa linea formando una comunicazione Daisy Chain con il la scheda di gestione di stringa a gerarchia superiore o String Management Unit (SMU). In questo caso, la

SMU invierà un comando alle MMU inferiori interrogandole. Le MMU risponderanno in sequenza partendo dalla più bassa a quella più alta nella catena. A questo punto la SMU provvederà a processare tutte le informazioni ricevute e agirà di conseguenza sul relè di potenza posizionato su ogni stringa. Infine un controllore di sistema o Battery Management Unit (BMU) si occuperà della gestione dell'intero modulo implementerà l'algoritmo di parallelizzazione delle stringhe.

## 2.1 Scheda back panel

Questa sezione descrive nel dettaglio la scheda di interconnessione, back panel, che interconnette tutte le schede presenti nel modulo base.

### 2.1.1 Descrizione generale

In Figura 4 viene descritto il sistema delle interconnessioni della scheda back panel attraverso uno schema a blocchi esemplificativo. Come detto precedentemente, la scheda back panel ha come obiettivo principale quello di connettere le schede porta-cella alla scheda di controllo e potenza. Inoltre, la scheda back panel prevede delle connessioni di potenza che permettono di collegare il modulo base direttamente all'applicazione o ad un altro modulo base per formare un sistema batteria con maggiore tensione e/o capacità. Nello specifico la scheda back panel implementa due linee di interconnessioni separate.

La linea primaria:

- connette in serie le celle del pacco formando una batteria costituita da 12 celle connesse in serie (12S1P) e veicola il percorso di potenza della batteria agli interruttori di protezione e configurazione presenti nella scheda di potenza;
- implementa il collegamento di media potenza che connette il terminale positivo di ogni cella e il terminale negativo della prima (13 fili in tutto) alla scheda di controllo per permettere il bilanciamento dinamico della batteria;
- prevede la connessione dei sensori di temperatura presenti nelle celle (2 segnali per cella) con la scheda di controllo (acquisizione della temperatura di cella);
- viene connesso il terminale positivo di ogni cella e il terminale negativo della prima (13 fili in tutto) alla scheda di controllo per consentire a quest'ultima una misurazione a quattro terminali della tensione di cella;

La linea secondaria, completamente separata dalla linea primaria, è prettamente di segnale ed è composta da due bus di comunicazione costituiti ognuno da 32 piste. I due bus collegano:

- tutte le schede di cella a quella di controllo;
- la scheda di controllo a quella di potenza per la gestione dei relè.

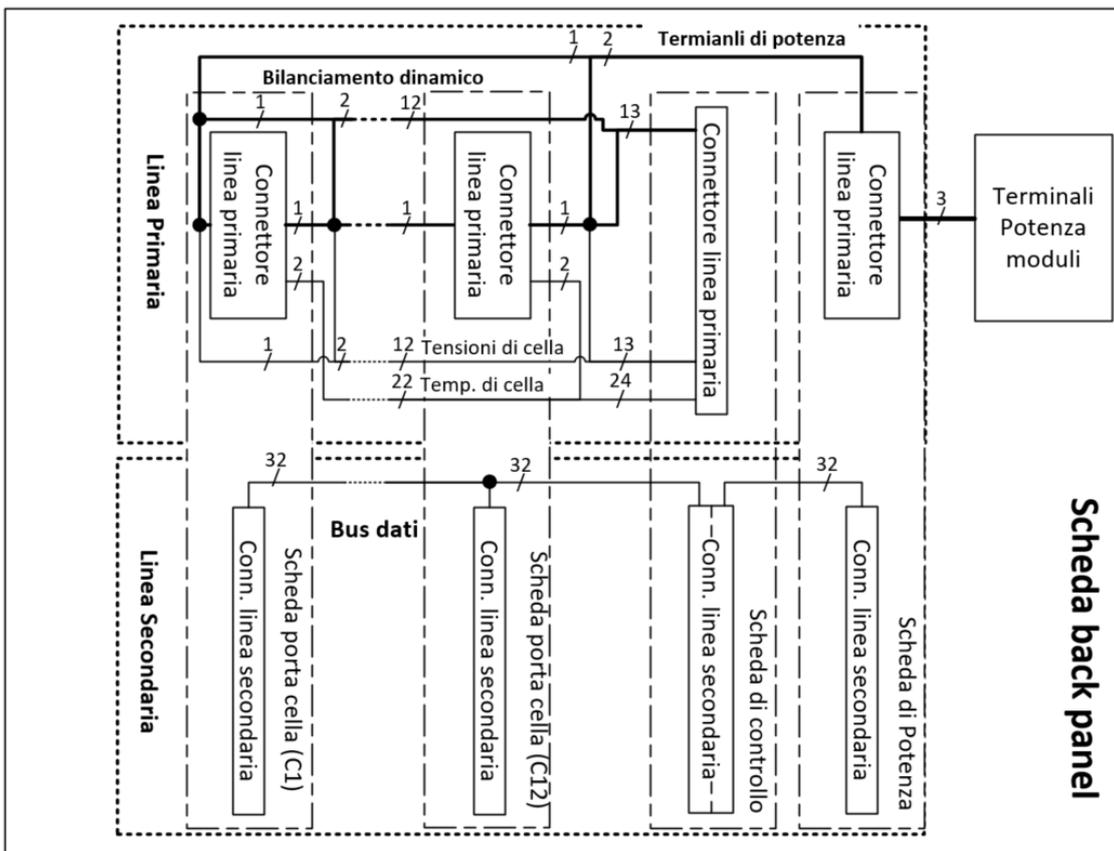


Figura 4 Schema a blocchi esemplificativo della scheda back panel (pannello posteriore)

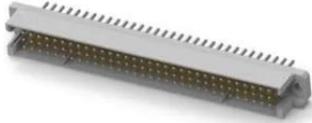
Una peculiarità della linea secondaria sta nel connettore di segnale della scheda di controllo. Infatti questo, come indicato in Tabella 1, è composto da novantasei pin organizzati in 3 colonne da 32 ognuno così strutturati:

- i pin sulla stessa riga delle prime due colonne vengono cortocircuitati e connessi al corrispondente pin del bus che collega le celle alla scheda di controllo;
- i pin della terza colonna, invece, vengono usati per connettere la scheda di controllo a quella di potenza.

In questo modo, utilizzando un solo connettore, la scheda di controllo può acquisire i dati provenienti dal sistema di sensori avanzato che sarà presente su ogni scheda di cella e contemporaneamente può controllare la scheda di potenza.

Le due tipologie di connettori scelti, quello di segnale e quello di potenza, sono riportati in Tabella 1. Mentre l'associazione tra tipo di connettore adottato sulla scheda back panel, tipologia di linea e tipo di scheda figlia da interconnettere al pannello posteriore viene indicata in Tabella 2. Di conseguenza, le schede presenti nella parte anteriore del modulo base monteranno i corrispettivi connettori duali mostrati in Tabella 3. In particolare, i connettori 536019-5 e 5148292-5 fanno riferimento allo standard Eurocard Type R che è generalmente utilizzato in applicazioni che usano come contenitore un rack.

**Tabella 1 Specifiche dei connettori usati nella scheda back panel**

Connettore su scheda back panel		Caratteristiche
	TE Connectivity 536019-5	Connettore di segnale 96 posizioni (3 gruppi da 32 pin) Distanza tra pin 2,54mm
	Molex 172186-0009	Connettore di potenza 6 Posizioni Massima corrente 100 A Massima Tensione 600 V Distanza tra pin 7,65mm

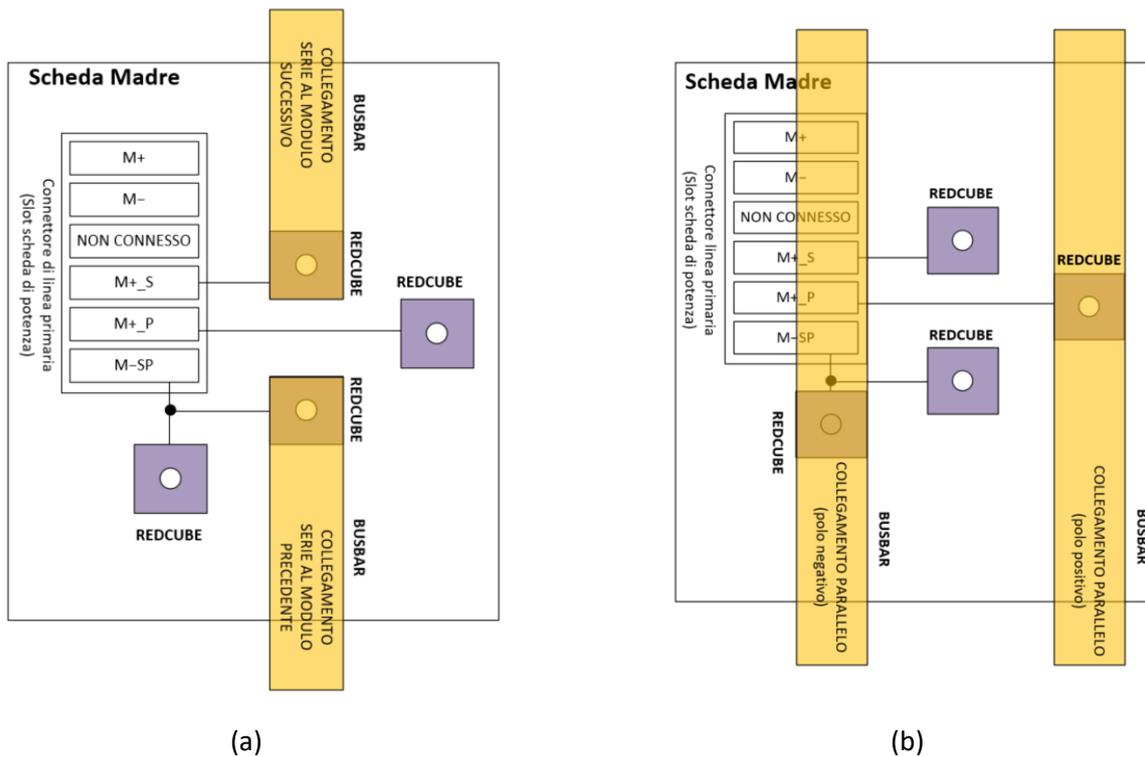
**Tabella 2 Sommario dei connettori femmina utilizzati sulla scheda back panel in funzione delle schede presenti nella parte anteriore del modulo base**

	Scheda porta-cella	Scheda di controllo	Scheda di potenza
<b>Connessione alla Linea primaria</b>	Molex 172186-0009	TE Connectivity 536019-5	Molex 172186-0009
<b>Connessione alla Linea Secondaria</b>	TE Connectivity 536019-5	TE Connectivity 536019-5	TE Connectivity 536019-5

**Tabella 3 Connettori duali usati nelle schede figlie**

Connettore su schede figlie		Duale di
	TE Connectivity 5148292-5	TE Connectivity 536019-5
	Molex 172185-0009	Molex 172186-0009

Infine, la scheda back panel prevede una connessione di potenza che permette di collegare il modulo base all'applicazione o ad un altro modulo base. Nello specifico quattro terminali REDCUBE sono stati inseriti e raggruppati, a due a due sulla scheda back panel. Il criterio di disposizione usato è stato quello di dare la possibilità all'operatore di discriminare in maniera semplice e sicura la connessione serie da quella parallelo tra due o più moduli base come mostrato in Figura 5.



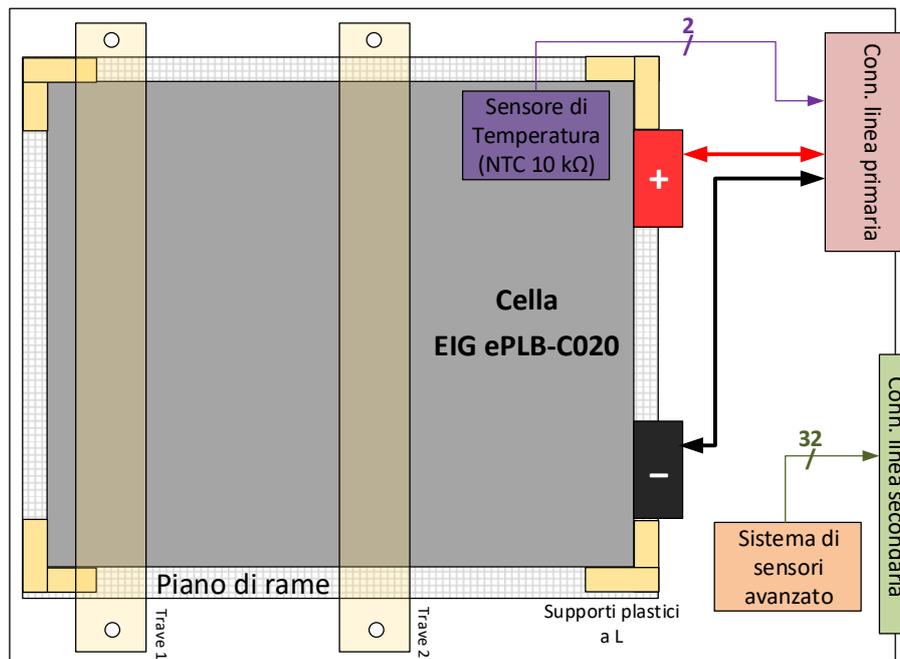
**Figura 5 (a) indicazione del posizionamento della busbar per ottenere una connessione serie tra più moduli base. (b) indicazione del posizionamento della busbar per ottenere una connessione parallelo tra più moduli base.**

## 2.2 Scheda porta-cella

Questa sezione riporta i dettagli della progettazione della scheda porta-cella.

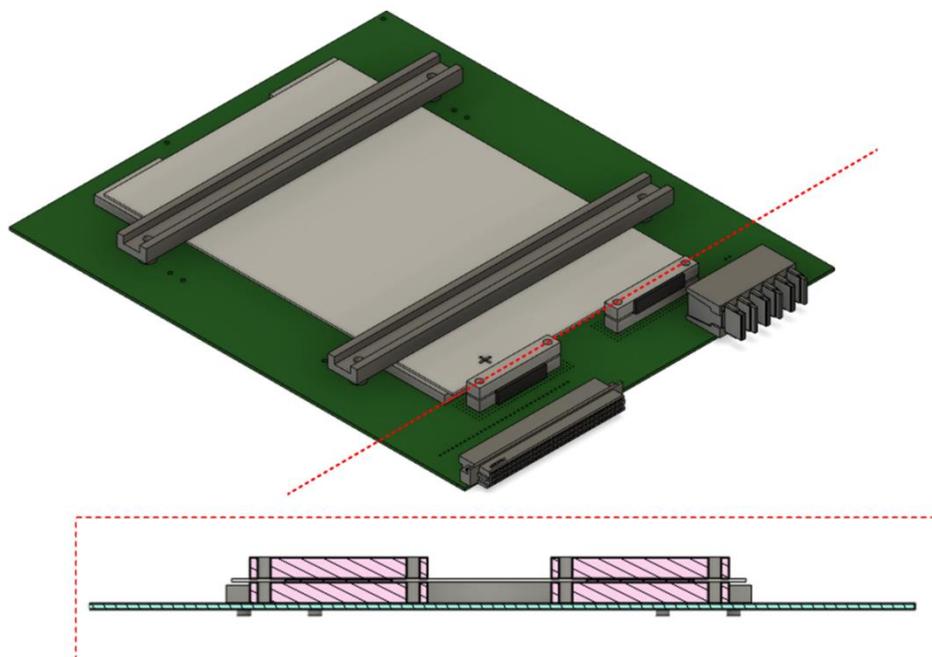
### 2.2.1 Descrizione generale

In ogni modulo base sono previste dodici schede porta-cella ciascuna delle quali contiene una cella agli ioni di litio. Queste, inserite nella scheda back panel, formano un pacco batteria configurato come 12S1P. Pertanto la funzione principale della scheda porta-cella, oltre quella di fissaggio della cella agli ioni di litio utilizzata sulla scheda stessa, è di connessione degli elettrodi della cella al percorso di potenza della scheda back panel. In Figura 6 viene mostrato lo schema a blocchi della scheda porta-cella.



**Figura 6 Schema semplificato della scheda porta-cellula**

Per quanto detto, quindi, la scheda monta una coppia di connettori, uno di potenza e uno di segnale corrispondenti a quelli indicati in Tabella 2 e Tabella 3, per contattare la scheda back panel. In particolare, gli elettrodi della cella vengono connessi alla scheda sottostante attraverso un sistema di morsettiere in rame saldate su una piazzola in rame dedicata come mostrato in Figura 7. Quest'ultima, riporta l'immagine della sezione intermedia ottenuta dal modello 3D della scheda porta-cellula.



**Figura 7 Sistema di morsettiere di Rame di Fissaggio**

La cella, inoltre, viene bloccata alla scheda attraverso dei supporti stampati in 3D in acido polilattico (Polylactic Acid PLA), tra cui:

- quattro "L" posizionati sugli angoli della cella per evitare che si sposti lateralmente;

- due travi posizionate sulla superficie superiore della cella fissate con bulloni e distanziali alla scheda sottostante per evitare che la cella si allontani dalla scheda (blocchi giallo in trasparenza in Figura 6).

Questi supporti permettono di fissare in maniera sicura la cella sulla scheda senza esercitare alcun tipo di compressione sulla cella stessa data la presenza dei distanziali. Tuttavia, per migliorare le prestazioni delle celle pouch i produttori consigliano di esercitare una pressione uniforme su tutta la superficie della cella. Visto la modularità del sistema, si possono esplorare soluzioni di fissaggio alternative e valutarne eventuali benefici prestazionali.

Le piste di potenza, che connettono la cella al connettore di potenza, fanno uso della stessa tecnologia adottata per la scheda back panel e sono dimensionati in modo da sopportare una corrente nominale di 40 A e impulsi di corrente di 80 A con durata fino a 10 s.

Inoltre, una piazzola di rame delle stesse dimensioni della cella è stata implementata nella scheda porta-cella per favorire la dissipazione di calore (vedi rettangolo zigrinato grigio in Figura 6).

Sullo stesso connettore di potenza, che si collegherà alla linea primaria sulla scheda back panel, sono previsti due segnali per la misurazione della temperatura. Il sensore di temperatura usato è un termistore da 10 kΩ a coefficiente di temperatura negativo (Negative Thermal Coefficient NTC) che viene posizionato sulla superficie superiore della cella. Il sensore di temperatura viene alimentato direttamente dalla scheda di controllo, tramite la linea primaria. Pertanto, risulta indipendente dal potenziale degli elettrodi di cella e risulta isolato rispetto ad essa.

Il sistema di sensori avanzato non è stato implementato in questa prima versione del modulo base, ma la presenza di una linea secondaria completamente isolata predispone innumerevoli possibilità di progettazione future. Per esempio, sarà utile a fini della ricerca su SLB per:

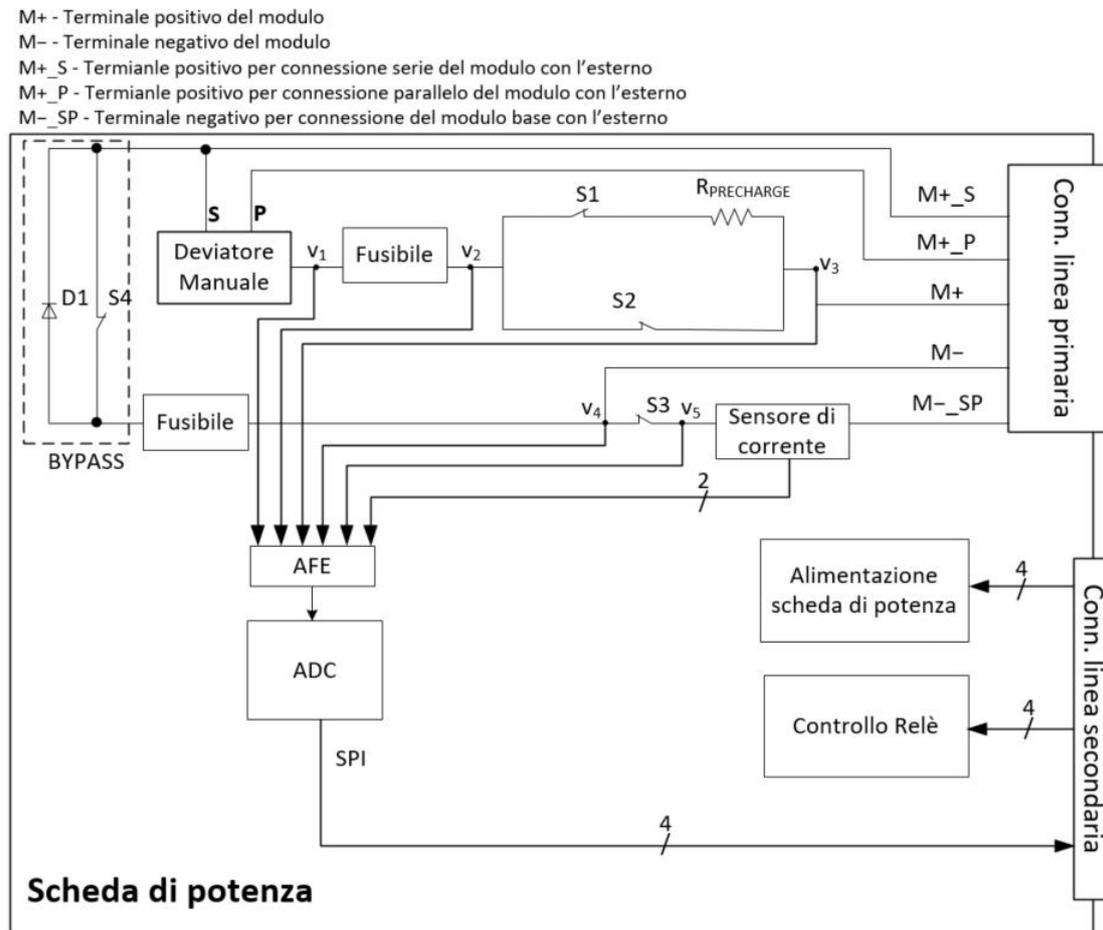
- identificare in maniera univoca la cella inserita all'interno del modulo base per avere una tracciabilità della stessa;
- tenere traccia di eventi specifici durante l'utilizzo della cella come, per esempio, la massima corrente e temperatura a cui è stata sottoposta creando, passo a passo, la sua storia di utilizzo;
- acquisire in maniera ridondante la temperatura della cella in più punti per avere una mappatura completa della temperatura di cella;
- misurare la pressione esercitata dalla cella sul contenitore porta-cella per prevenire malfunzionamenti anche severi per la sicurezza del sistema;

Infine la distanza tra due schede porta-cella contigue è stata fissata a circa 25,4 mm per permettere un'adeguata circolazione di aria all'interno del modulo base. Questa distanza tra schede può consentire l'uso di altri tipi di celle rispetto a quelle utilizzate in questa prima versione aumentando la flessibilità del sistema complessivo. Per esempio, le schede porta-cella possono essere equipaggiate più celle al litio cilindriche con fattore di forma 18650 in parallelo.

### **2.3 Scheda di Potenza**

questa sezione descrive più nel dettaglio la progettazione della scheda di potenza.

### **2.4 Descrizione generale**

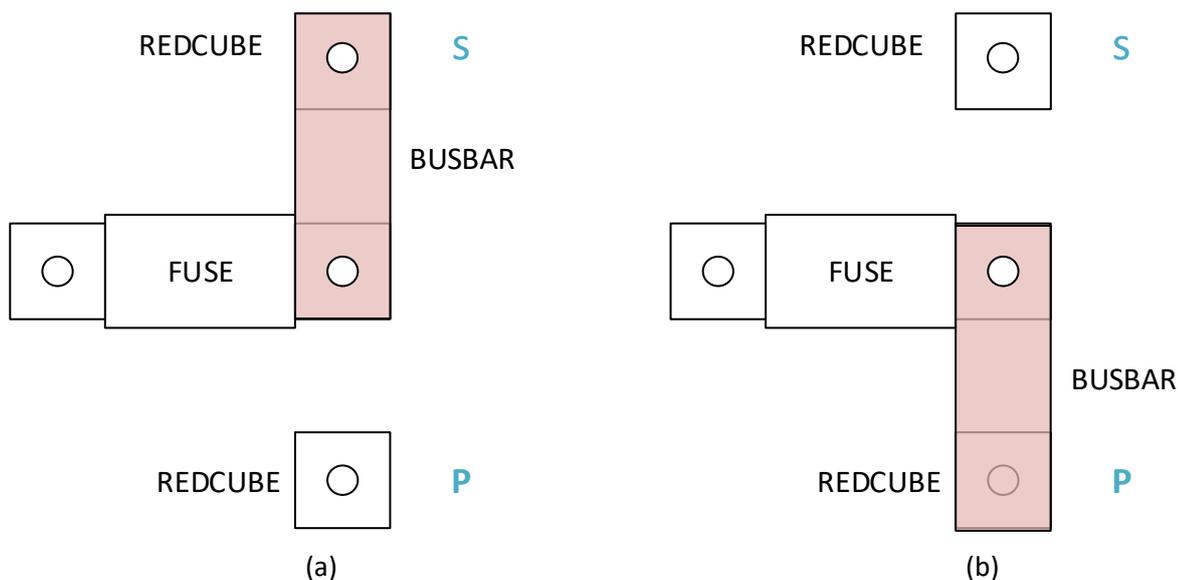


**Figura 8 Schema a blocchi semplificato della scheda di potenza**

Lo schema a blocchi della scheda di potenza viene mostrato in Figura 8. Come per la scheda porta-cellula, la scheda di potenza prevede due connettori analoghi per contattare la scheda back panel (vedi Tabella 2 e Tabella 3). La scheda è principalmente suddivisa in due parti: una di potenza e una di segnale. La parte di potenza viene dedicata alla gestione del percorso di potenza del modulo base e alla connessione con l'esterno del modulo e fa riferimento al connettore della linea primaria (connettore di potenza). La parte di segnale, invece, è progettata per permettere alla scheda di controllo di alimentare la scheda di potenza, di gestire i dispositivi di potenza, di acquisire tutte le grandezze fisiche necessarie alla verifica del corretto funzionamento dei dispositivi di potenza, di leggere il sensore di corrente, e fa riferimento al connettore della linea secondaria (connettore di segnale).

Il circuito di potenza è composto da due relè connessi in serie al pacco batteria del modulo base: uno sul lato low side (terminale negativo del modulo) e uno collegato sul lato high-side (terminale positivo del modulo). Questi relè, S2 e S3, servono a interrompere il percorso di potenza e quindi i processi di carica/scarica del modulo base. Inoltre, isolano il modulo base nel caso, quest'ultimo, sia connesso in una stringa di moduli connessi in serie. In questo modo l'operatore può sostituire le schede porta-cellula in completa sicurezza. Il circuito di precharge in parallelo a S2 è composto da un relè connesso in serie a un resistore di potenza (50W, 50 Ω). Il ruolo di questo circuito è quello di limitare l'incremento repentino di corrente sulla linea di potenza che si verificherebbe nel caso in cui il modulo venga connesso a un carico con un'elevata capacità d'ingresso. Un ulteriore relè di potenza (S4) viene connesso in parallelo al pacco batteria tra i terminali M+ e M-. Quindi aprendo i relè, S2 e S3, e chiudendo S4 è possibile bypassare il modulo isolandolo dalla stringa. Inoltre, il diodo di potenza D1 serve ad evitare l'interruzione della corrente in scarica della stringa nella fase in cui S2 e S3 sono aperti e S4 si deve ancora chiudere. È possibile disconnettere manualmente il ramo di bypass durante una connessione parallela tra due o più moduli base.

Infatti, l'operatore può scegliere se collegare il fusibile sul lato high-side del modulo in Figura 8 ai terminali di uscita M+\_S o M+\_P del connettore di potenza. Nel primo caso l'operatore inserirà una busbar di rame tra il fusibile e il connettore di tipo REDCUBE contrassegnato con S sulla scheda di potenza. In questa configurazione il pacco batteria può essere collegato in serie ad altri moduli base e il circuito di bypass è collegato correttamente (vedi Figura 9(a)). Nel secondo caso, collegando la busbar di rame al REDCUBE contrassegnato con la lettera P nella scheda di potenza il pacco batteria può essere collegato in parallelo ad altri moduli base e il ramo di bypass deve essere scollegato dal circuito di potenza (vedi Figura 9(b)) altrimenti cortocircuiterebbe l'intero parallelo dei moduli. Nello specifico i relè S1, S2, S3, S4 sono Altran Magnetics ALEV50 il cui contatto è in grado di sopportare 750 V, 50 A. Riescono inoltre a sopportare correnti impulsive con ampiezza 100 A e durata 3 minuti.



**Figura 9 Collegamento manuale sulla scheda di potenza per predisposizione di più moduli base connessi in serie (ramo di bypass connesso) in (a) e di più moduli in parallelo (ramo di bypass non collegato) in (b).**

Il sensore di corrente (Rideon SSA-100) è posizionato sul lato low-side del pacco prima del relè S3 in modo da misurare la corrente di stringa anche quando il modulo è bypassato. Il sensore è di tipo shunt resistivo e ha un'uscita differenziale completamente isolata dal suo ingresso. Il sensore ha una dinamica d'ingresso di  $\pm 100$  A e una sensibilità di 12 mV/A. Due fusibili di protezione da 70 A, della Littelfuse serie BF1 58 V, sono inseriti nel ramo di bypass e sul lato high-side del modulo. È opportuno rimarcare che i fusibili sono dimensionati per proteggere il modulo base e per sostenere una tensione leggermente superiore a quella di modulo. Nel caso di connessione serie di più moduli sarà opportuno prevedere un fusibile di protezione in serie alla stringa in grado di sostenere almeno la somma delle tensioni di tutti i moduli che la compongono.

Il circuito di segnale ha come obiettivo principale quello di:

- consentire alla scheda di controllo di acquisire la lettura del sensore di corrente;
- gestire il circuito di precharge;
- verificare il corretto funzionamento dei relè e dei fusibili;
- garantire la sicurezza di sistema quando si utilizza la funzionalità di bypass.

Nello specifico, la parte digitale della scheda di controllo è composta da:

- un convertitore analogico digitale o Analog Digital Converter (ADC) da 12 bit (MAXIM MAX1229);
- un circuito per il controllo dei relè di potenza;
- un circuito che genera le alimentazioni necessarie al funzionamento dei vari blocchi della scheda di potenza.

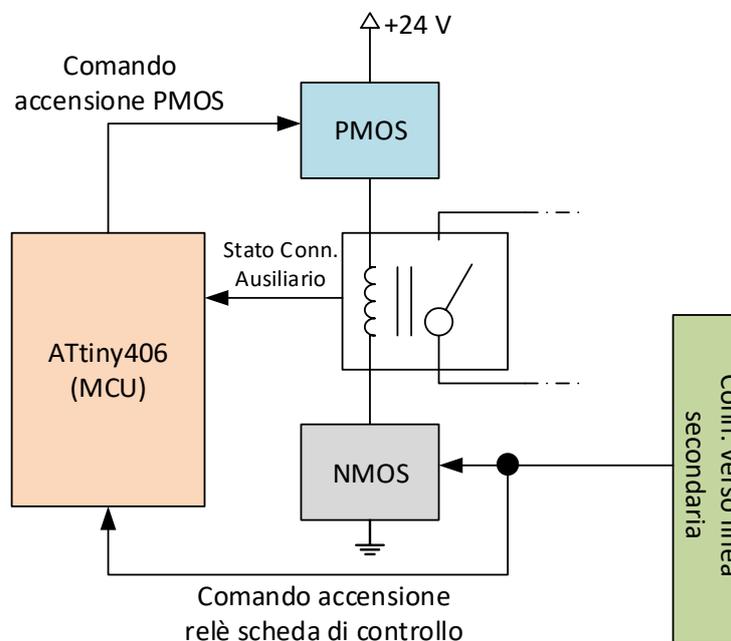
Partendo dal primo macro-blocco, l'ADC acquisisce e converte periodicamente:

- quattro punti di tensione (V1, V2, V3, V4) sul percorso di potenza indicato in Figura 8
- l'uscita differenziale del sensore di corrente.

Successivamente, i dati convertiti vengono salvati all'interno del buffer dati dell'ADC e spediti su richiesta alla scheda di controllo tramite una comunicazione digitale di tipo Serial Peripheral Interface (SPI). La scheda di controllo, in questo modo, è in grado di verificare il corretto funzionamento dei dispositivi di potenza. Per esempio, se il fusibile dovesse rompersi la differenza di potenziale V1-V2 non sarà più nulla e la scheda di controllo può generare un segnale di errore all'operatore. Inoltre, la differenza di potenziale tra V2 e V3 fornisce alla scheda di controllo un dato utile per terminare la fase di precharge e chiudere il relè S2.

Nel circuito è stato previsto un semplice Analog Front End (AFE) per:

- proteggere l'ADC da eventuali sovratensioni dovuti a malfunzionanti del modulo o della stringa di moduli;
- adattare le misurazioni di tensione alla dinamica d'ingresso dei canali dell'ADC;
- filtrare il segnale di uscita del sensore di corrente.



**Figura 10** Schema a blocchi semplificato del controllo dei relè di potenza

Il blocco di controllo dei relè è rappresentato in Figura 10. La bobina di comando del relè viene posizionata tra un transistor di tipo N e uno di tipo P. Il primo sarà connesso direttamente ai segnali di digitali provenienti dalla scheda di controllo. Il secondo viene collegato a un microcontrollore o Micro Controller Unit (MCU) ausiliario a 8 bit (Microchip technology ATtiny406-S). Per quanto detto il relè potrà attivarsi, se e solo se, entrambi i transistor conducono. Infatti, l'obiettivo dello MCU è quello di garantire la sicurezza del sistema soprattutto durante le operazioni di bypass. Questo implementerà una macchina a stati che ha come ingressi:

- i segnali digitali di controllo dei relè provenienti dalla scheda di controllo;
- le letture dei contatti ausiliari dei relè di potenza.

Mentre avrà come uscite i segnali di controllo del transistor P. Se la scheda di controllo porta contemporaneamente allo stato logico alto i tre pin di controllo dei relè S1, S2 e S3 per un errore software, la macchina a stati dello MCU può accorgersi dell'anomalia presente e negare l'accensione dei transistor P evitando il cortocircuito del modulo.

Infine è necessario descrivere brevemente il sistema di alimentazione della scheda di potenza. Come mostrato in Figura 11, l'alimentazione della scheda di potenza proviene dalla scheda di controllo tramite il connettore di segnale (linea secondaria) mostrato in Figura 8. La scelta di questo tipo di architettura nasce dall'esigenza di misurare l'autoconsumo del BMS. Come vedremo nella sottosezione 2.5, la scheda di controllo è dotata di un circuito integrato dedicato al monitoraggio di questo parametro. Pertanto, alimentare la scheda di potenza da quella di controllo permette di avere una misura completa dell'autoconsumo del sistema. Nello specifico le bobine dei relè vengono alimentate a 24 V mentre l'ADC, l'AFE e il sensore di corrente vengono alimentati a 3,3 V. Per ottenere queste tensioni, viene utilizzato un DC/DC di tipo Buck o step-down che genera la 24 V partendo dalla tensione di modulo (proveniente dalla scheda di controllo). Per generare la 3,3 V, invece, viene utilizzato un regolatore di tensione lineare a basso dropout che, partendo dalla tensione di 5 V dalla scheda di controllo, genera la tensione a 3,3 V. Entrambe le alimentazioni (24 V e 3,3 V) possono essere disattivate selettivamente dalla scheda di controllo per diminuire l'autoconsumo del BMS soprattutto quando la batteria non viene utilizzata. Inoltre le masse della parte di segnale e della parte di potenza della scheda sono state separate. In questo modo, si evita che le cadute di tensione dovuta alla corrente dalle bobine dei relè di potenza possano alterare le misure di tensione e corrente prelevate sulla scheda. Tuttavia, le due masse vengono ricongiunte, successivamente, nella scheda di controllo il più vicino possibile al punto di prelievo del terminale negativo del pacco batteria. Pertanto, i due percorsi non sono isolati e risultano essere equipotenziali.

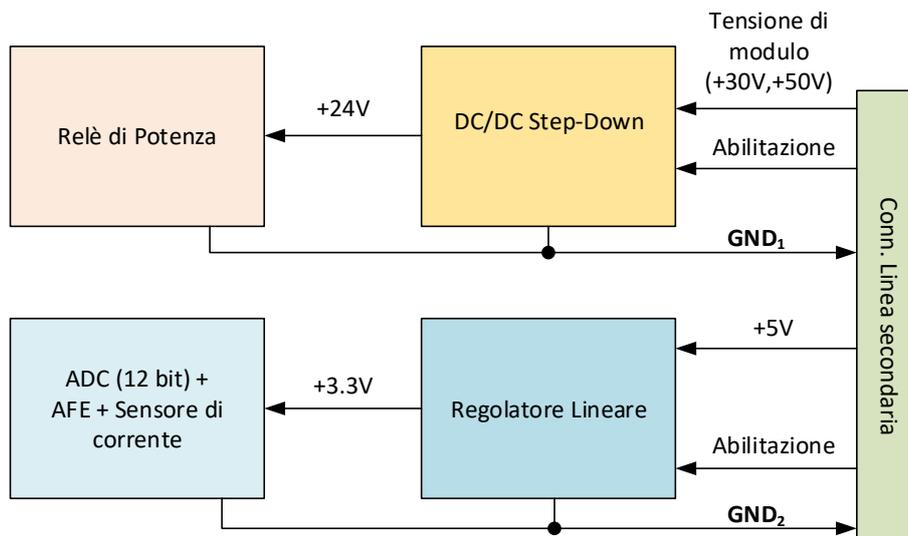


Figura 11 Schema semplificato delle alimentazioni della scheda di potenza

#### 2.4.1 Schemi elettrici

In Figura 13 viene mostrato lo schema elettrico della scheda di potenza. Nello specifico, l'ADC utilizzato è MAXIM MAX1229. È un convertitore a 12 bit con 12 canali d'ingresso che vengono utilizzati per la lettura dei punti di tensione indicati in Figura 12 e del sensore di corrente. L'acquisizione dei punti di tensione è di tipo single-ended mentre la lettura del sensore di corrente avviene in modo differenziale (vedi Figura 13). A differenza dell'uscita del sensore di corrente che viene connessa direttamente all'ADC, il prelievo dei punti di tensione avviene attraverso un AFE. Quest'ultimo è composto da amplificatori operazionali (OPA363DBV<sup>1</sup>) in configurazione non invertente. Il guadagno degli amplificatori è:

- $\frac{1}{47}$  per i punti di tensione  $V_1, V_2$  e  $V_3$ ;
- 1 per i punti di tensione  $V_4$  e  $V_5$ ;

<sup>1</sup> Texas Instruments

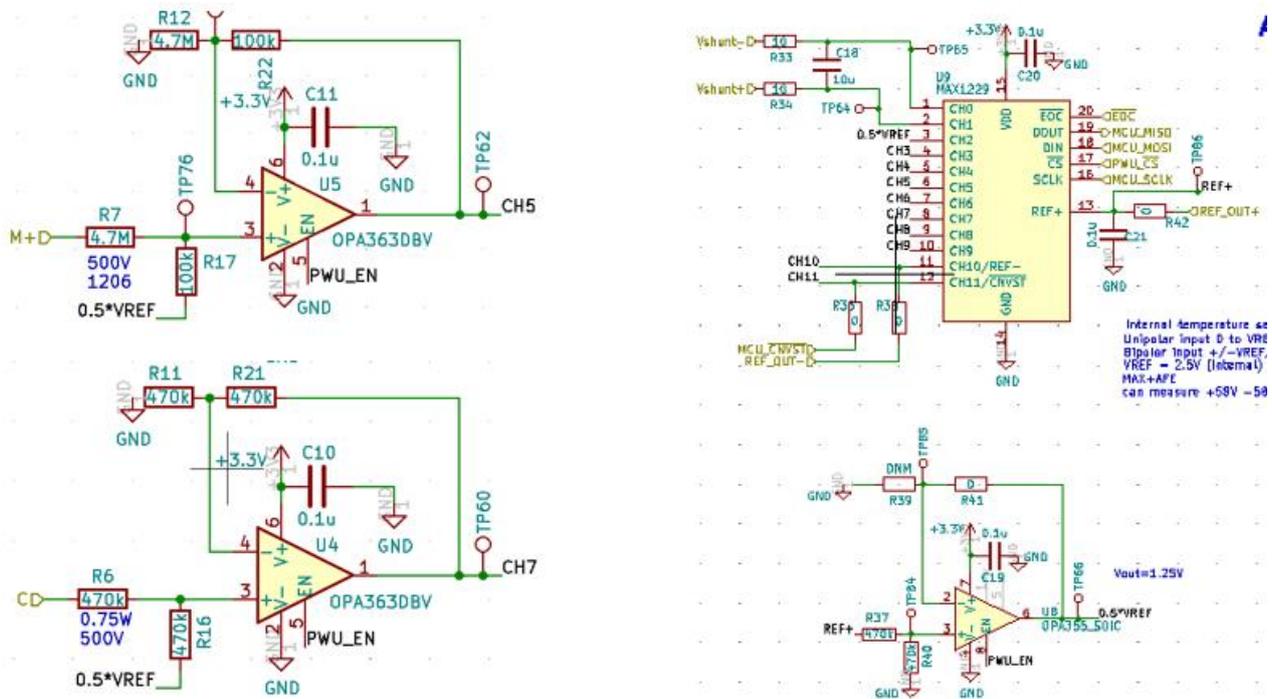


Figura 13 Analog Front End ADC scheda di potenza e ADC

In Figura 14 viene riportato lo schema elettrico del controllo dei relè di potenza. Come già descritto nella sottosezione 2.3 per attivare un relè di potenza è necessario il consenso del microcontrollore nella scheda di controllo e dal microcontrollore previsto nella scheda di potenza per la gestione della sicurezza durante le procedure di bypass. Il primo agisce controllando su Q4 mentre il secondo agisce su Q9 controllando Q8. Q9 è Q4 sono un PMOS (IRF7241PBFCT<sup>2</sup>) e un NMOS (IRF7470PBFCT<sup>2</sup>) di potenza in grado di sopportare la corrente (250 mA) e la tensione (24 V) delle bobine. Infine, Q8 è un NMOS di segnale (DMN53D0LW<sup>3</sup>).

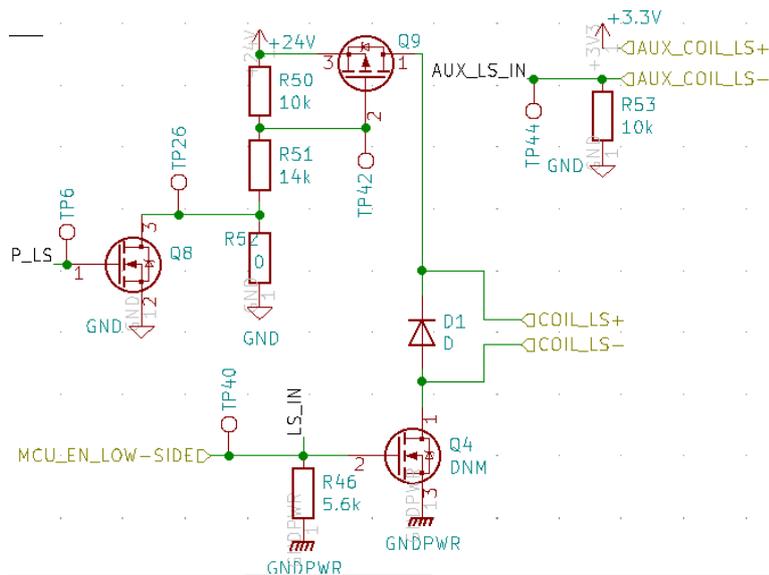


Figura 14 Schematico scheda di potenza controllo dei relè di potenza

<sup>2</sup> Infineon Technologies

<sup>3</sup> Diodes Incorporated



base. Tuttavia, rispetto a una soluzione integrata direttamente sulla scheda, è meno ottimizzata da un punto di vista elettrico ed è più costosa.

Il microcontrollore (Master):

1. controlla attraverso dei comandi specifici lo stack monitor e l'eventuale scheda per il bilanciamento dinamico;
2. acquisisce e processa le misurazioni fatte dallo stack monitor;
3. rileva la segnalazione di eventuali errori attivati dallo stack monitor e attiva una procedura di sicurezza;
4. processa i dati provenienti dalla scheda di potenza che contengono la misurazione delle tensioni ai capi dei dispositivi di potenza e quella del sensore di corrente;
5. verifica il rispetto della Safe Operating Area (SOA) di ogni cella e interrompe le fasi di scarica/carica se una o più celle escono da questa;
6. produce le stime sullo stato di ogni cella e della batteria;
7. può attivare l'equalizzazione passiva delle celle o il bilanciamento dinamico sulla scheda dedicata in funzione delle stime prodotte sullo stato di batteria;
8. invia le informazioni acquisite e le stime prodotte a un personal computer (o allo SMU a livello di gerarchia superiore) tramite interfaccia CAN.

Nello specifico, la scheda di sviluppo LPCXpresso-LPC1769-CMSIS-DAP<sup>4</sup>, che usa il microcontrollore LPC17694 (ARM Cortex-M3 a 32-bit), rappresenta il master del sistema. Questo comunica con la scheda di sviluppo dello stack monitor attraverso un'interfaccia di comunicazione Universal Asynchronous Receiver-Transmitter (UART) e due segnali digitali:  $\overline{WAKE}$  e  $\overline{FAULT}$ . Per il microcontrollore il primo segnale è in uscita e, quando attivo, permette di abilitare lo stack monitor. Invece quando una condizione di errore viene rilevata dallo stack monitor,  $\overline{FAULT}$  viene attivato da quest'ultimo. Pertanto, per il microcontrollore risulterà come un segnale di ingresso. La scheda di sviluppo master comunica con la scheda di potenza attraverso il connettore di segnale sul lato inferiore di Figura 15. Come indicato nella sottosezione 2.1.1, questo connettore è formato da 3 file da 32 pin ognuna. In fase di contatto con la scheda back panel, le prime due file verranno adibite al bus di comunicazione secondario che va verso le schede porta-cella. Invece, l'ultima fila viene adibita al collegamento con la scheda di potenza. Su questa fila lo MCU gestisce:

- quattro segnali di controllo per la gestione dei relè;
- quattro segnali per la lettura dei contatti ausiliari dei relè;
- quattro segnali per la comunicazione SPI con l'ADC sulla scheda di potenza;
- due segnali di abilitazione/disabilitazione delle alimentazioni +3,3 V e +24 V;

Lo stack monitor (slave):

1. Riceve e attua i comandi ricevuti dal master;
2. Acquisisce le tensioni e le temperature di ogni cella;
3. Può attivare l'equalizzazione delle celle (passiva) seguendo i comandi del master;

Lo stack monitor è basato sulla scheda di sviluppo bq76PL455EVM<sup>5</sup> che utilizza il circuito integrato bq76PL455A-Q1. Le acquisizioni delle tensioni e delle temperature di cella vengono prelevate dallo stack monitor sul connettore di segnale presente nella parte superiore in Figura 15. Questo connettore andrà a collegarsi alla linea primaria presente sulla scheda back panel. Nello specifico i pin dedicati alla misurazione delle tensioni di cella si conatteranno, nella scheda back panel, a delle piste di segnale alternative rispetto a quelle di:

- potenza su cui la cella viene carica/scaricata;
- media potenza su cui agisce il sistema di bilanciamento dinamico.

---

<sup>4</sup> NXP semiconductors

<sup>5</sup> Texas Instruments

Questa scelta migliora l'accuratezza della misura. Per quanto riguarda la misurazione delle temperature delle celle, la scheda di sviluppo dello stack monitor è in grado di misurare solo otto termistori. Invece le specifiche di progetto richiedono la possibilità di misurare la temperatura su un punto di ogni singola scheda (dodici termistori). Pertanto, sulla scheda di controllo è stata prevista una matrice di MOSFET di tipo N che permette al sistema di raddoppiare i punti di prelievo della temperatura previsti dallo stack monitor. In Figura 16 viene mostrato uno schema semplificato del blocco di espansione dei punti di misurazione delle temperature di cella. Nello specifico la scheda di sviluppo bq76PL455EVM TI prevede un connettore a cui possono essere collegati otto termistori. Ogni pin del connettore è collegato di serie a un resistore pull-up da 10 k $\Omega$  (come mostrato in Figura 16), pertanto la misurazione della temperatura è ottimizzata se si utilizzano termistori NTC da 10 k $\Omega$ . Il blocco di espansione è stato integrato nella scheda di controllo e si posiziona tra il connettore sulla scheda bq76PL455EVM TI e i punti di prelievo della temperatura. Ogni pin della scheda di sviluppo viene connesso ai terminali positivi di una coppia di termistori. I termistori hanno, a loro volta, i terminali negativi connessi a un NMOS come mostrato in Figura 16. Gli NMOS vengono suddivisi in due gruppi da otto. Tutti i gate del primo gruppo vengono controllati da GPIO0 e quelli del secondo gruppo da GPIO1. GPIO0 e GPIO1 fanno riferimento a due diversi pin GPIO dello stack monitor controllabili tramite appositi comandi derivanti dal master. Quindi lo stack monitor acquisisce:

- le letture dei termistori posizionati dalla prima all'ottava cella quando GPIO1=0, GPIO0=1.
- le letture dei termistori posizionati dalla nona alla dodicesima cella quando GPIO1=1, GPIO0=0 (in questa versione del sistema, quattro canali non vengono utilizzati ma possono essere connessi per acquisire l'uscita di sensori aggiuntivi di temperatura posizionati nel sistema).

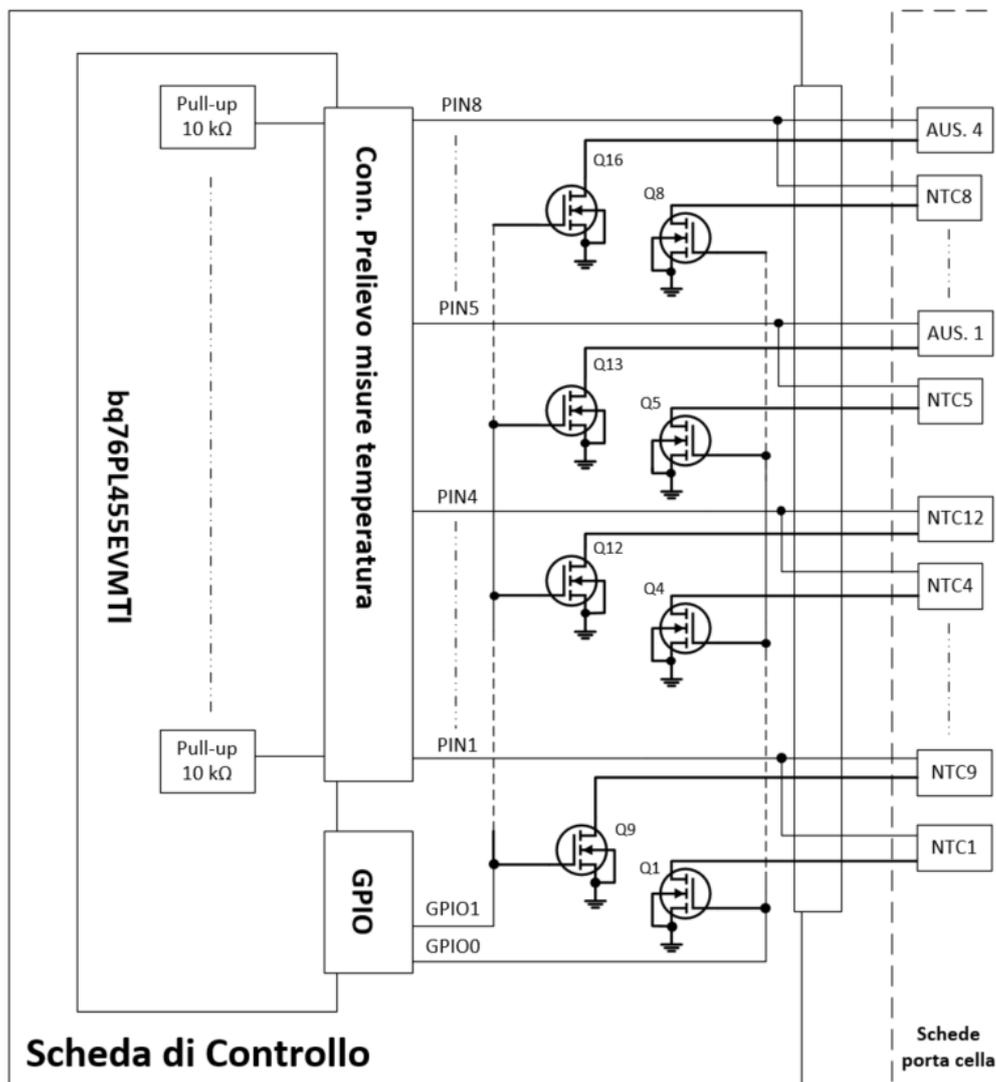


Figura 16 schema semplificato del blocco di espansione dei punti di temperatura

Un altro blocco da non trascurare è quello delle alimentazioni e della lettura dell'autoconsumo del BMS. Nello specifico, la scheda di controllo viene alimentata direttamente dal modulo base attraverso il connettore, posizionato in alto in Figura 15, che viene connesso alla linea primaria nella scheda back panel. Un circuito cosiddetto di Crowbar della corrente va a proteggere la scheda di controllo quando ai suoi capi è presente una tensione negativa. Questo potrebbe succedere, per esempio, se l'operatore inavvertitamente rimuove una scheda porta-cella durante una fase di carica/scarica del modulo. In questo caso, il diodo di protezione, conducendo, porta alla rottura del fusibile che protegge la scheda di controllo. Questo meccanismo svolge una funzione di *fail-safe* cioè riduce la probabilità di un guasto catastrofico e il numero di dispositivi che si possono danneggiare a seguito di un evento avverso. Inoltre, la scheda di controllo andrà ad alimentare tutte le altre schede figlie utilizzando il connettore che fa riferimento alla linea secondaria della scheda back panel. Questa topologia è stata scelta per poter misurare l'autoconsumo del BMS in un unico punto sulla scheda di controllo.

La misurazione dell'autoconsumo del BMS avviene attraverso un circuito integrato specifico, l'INA229, della Texas Instruments. Questo dispositivo:

- campiona costantemente la tensione di modulo del pacco;

- campiona la corrente di alimentazione richiesta dalle schede (nello specifico la corrente viene acquisita misurando la caduta di tensione su un resistore opportunamente dimensionato e posizionato in serie alla linea di alimentazione della scheda di controllo);
- calcola la potenza istantanea, la carica e l'energia estratta dalla batteria;
- su richiesta, invia i dati alla scheda di sviluppo LPCXpresso-LPC1769-CMSIS-DAP, attraverso un'interfaccia di comunicazione SPI.

In Figura 17 viene mostrato uno schema a blocchi riassuntivo del circuito delle alimentazioni. In particolare, il potenziale di riferimento della scheda di controllo e di tutte le schede figlie coincide con il potenziale al terminale negativo del pacco batteria all'interno del modulo base.

Partendo, dalla tensione di modulo che può variare tra 30 V e 50 V per la tipologia delle celle al litio adottate, si ottengono +5 V attraverso un DC/DC step-down che:

- alimenta la scheda di sviluppo LPCXpresso-LPC1769-CMSIS-DAP;
- viene veicolata alla scheda di potenza.

La tensione di modulo, prelevata dopo il circuito dell'autoconsumo, viene portata alla scheda di potenza per l'alimentazione delle bobine dei relè.

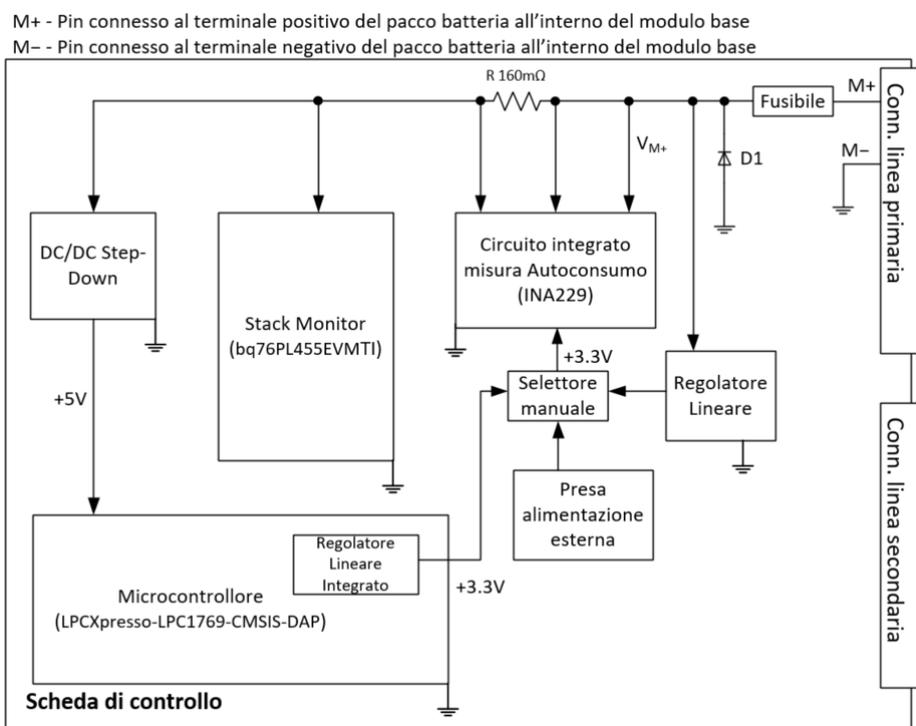


Figura 17 schema semplificato delle alimentazioni della scheda di controllo

Il circuito di monitoraggio dell'autoconsumo può essere alimentato in tre differenti modi:

1. direttamente dalla scheda di sviluppo LPCXpresso-LPC1769-CMSIS-DAP (in questo modo anche il consumo del sensore viene inserito nel consumo complessivo del BMS);
2. da un regolatore lineare che preleva la tensione di batteria prima del circuito di rilevamento dell'autoconsumo (in questo modo la corrente di alimentazione dello INA229 non viene computato nel bilancio complessivo del consumo del BMS);
3. da un alimentatore esterno al modulo base attraverso una morsettiera predisposta sulla scheda di controllo (in questo modo la corrente di alimentazione del sensore non viene fornita dal pacco batteria).

Infine, la scheda di controllo predispone uno spazio dedicato per l'utilizzo di un prototipo open hardware sviluppato dall'università di Pisa che permette di implementare il bilanciamento dinamico del modulo base.

La descrizione dettagliata del prototipo è riportata nell'articolo [1]. Lo schema a blocchi della scheda di bilanciamento è riportato in Figura 18(a). Uno stack monitor dedicato controlla la matrice di relè mostrata in Figura 18(b) tramite i selettori  $S_0$ ,  $S_1$ ,  $S_2$ ,  $S_3$ . A sua volta lo stack monitor viene gestito attraverso un'interfaccia grafica scritta in LabView su un personal computer (PC). Inoltre due sensori di corrente permettono di monitorare costantemente le correnti di bilanciamento. Nello specifico la matrice di relè è in grado di selezionare i terminali di una cella all'interno di pacco batteria composto da un massimo di 16 celle e collegarli a uno o più strumenti elettronici programmabili da laboratorio come, ad esempio, un carico o un alimentatore. Inoltre, la scheda permette di agire direttamente sui terminali di batteria attraverso un connettore dedicato e separato da quello della cella selezionata dalla matrice. In questo modo gli scambi di carica tra la batteria stessa e cella selezionata possono avvenire con più facilità.

I relè utilizzati sono PT571012 e PT271012 che hanno, rispettivamente, quattro e due contatti o Pole Throw (PT). I contatti sono in grado di sopportare una corrente continua di 6 A. Pertanto, questo prototipo sviluppato dall'Università di Pisa rispetta le specifiche del circuito per bilanciamento dinamico indicate nella sottosezione 1.1. Risulta, quindi, adatto all'utilizzo all'interno del modulo base.

Infatti, tramite un connettore dedicato sulla scheda di controllo è possibile collegare i terminali di media potenza delle dodici celle all'interno del modulo base alla scheda di bilanciamento. I terminali della cella selezionata della matrice possono essere collegati: a una cella ausiliaria o a un carico/alimentatore esterno.

Nel primo caso, la cella con capacità più alta e/o con più alto stato di carica o state of charge (SoC) va a caricare la cella ausiliaria. Successivamente, la carica immagazzinata dalla cella ausiliaria può essere trasferita alla cella con minor capacità o SoC.

Nel secondo caso invece la cella con più capacità o alto SoC può essere collegata a un carico elettronico esterno che la scarica, viceversa quella con più bassa capacità o minor SoC può essere caricata da un alimentatore esterno. L'effetto complessivo che si ottiene in entrambi i casi è che, durante l'utilizzo del modulo base, le celle con capacità e SoC maggiori vengono caricate/scaricate con una corrente media inferiore alle celle con capacità o SoC minori.

In conclusione, è necessario evidenziare che, in questa fase di sviluppo di sistema, la scheda di bilanciamento non è stata inserita nell'alloggiamento previsto sulla scheda di controllo. Tuttavia, grazie al connettore predisposto sulla stessa potrà essere facilmente utilizzata in una seconda fase. Inoltre la scheda di bilanciamento è completamente indipendente dalla scheda di controllo perché alimentata con un alimentatore esterno e gestita direttamente dalla GUI in LabView sul PC che controlla il modulo base. Questo facilita notevolmente la fase di sviluppo del sistema di bilanciamento dinamico e una volta perfezionate le strategie di scambio di carica tra le celle può essere integrata nella scheda di controllo sfruttando l'idea che sta alla base di questo sistema, rappresentata dall'elevata modularità e quindi flessibilità del BMS.

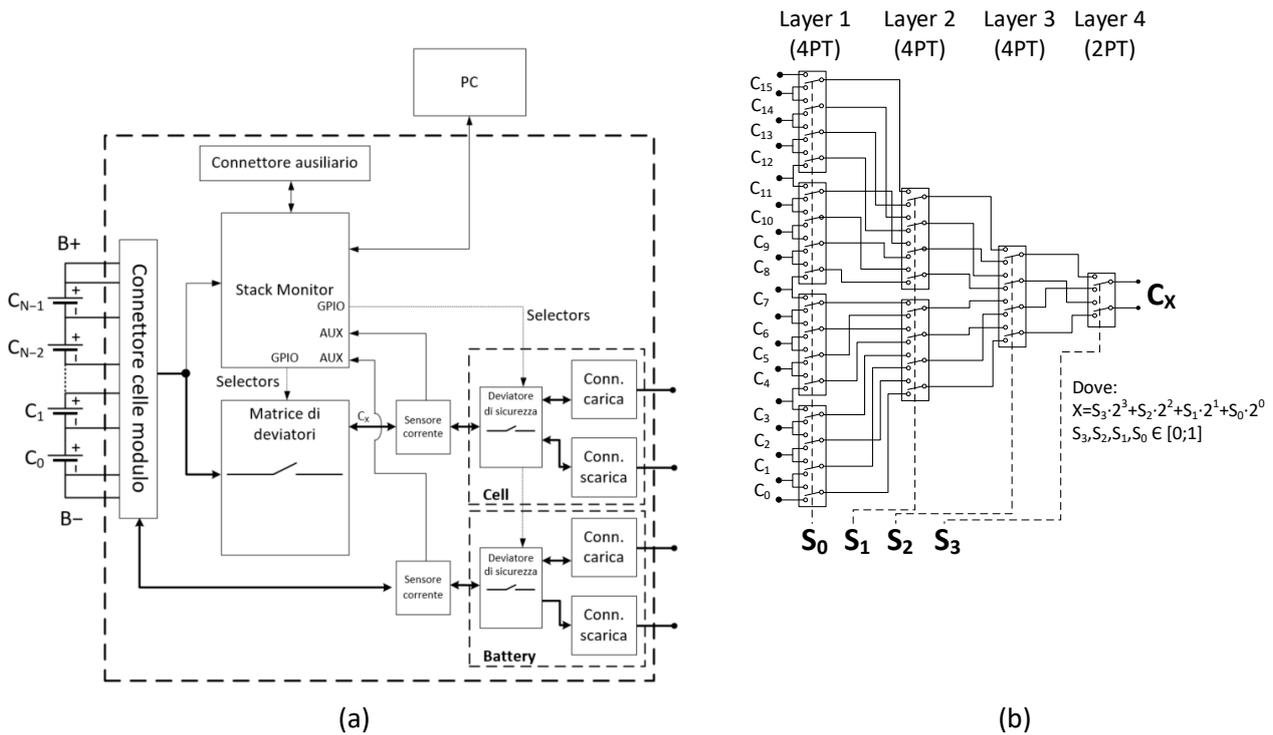


Figura 18 Prototipo della scheda di bilanciamento dinamico sviluppato dall'Università di Pisa: schema a blocchi generale in (a), architettura della matrice di relè in (b) [1].

2.5.2 Schemi elettrici

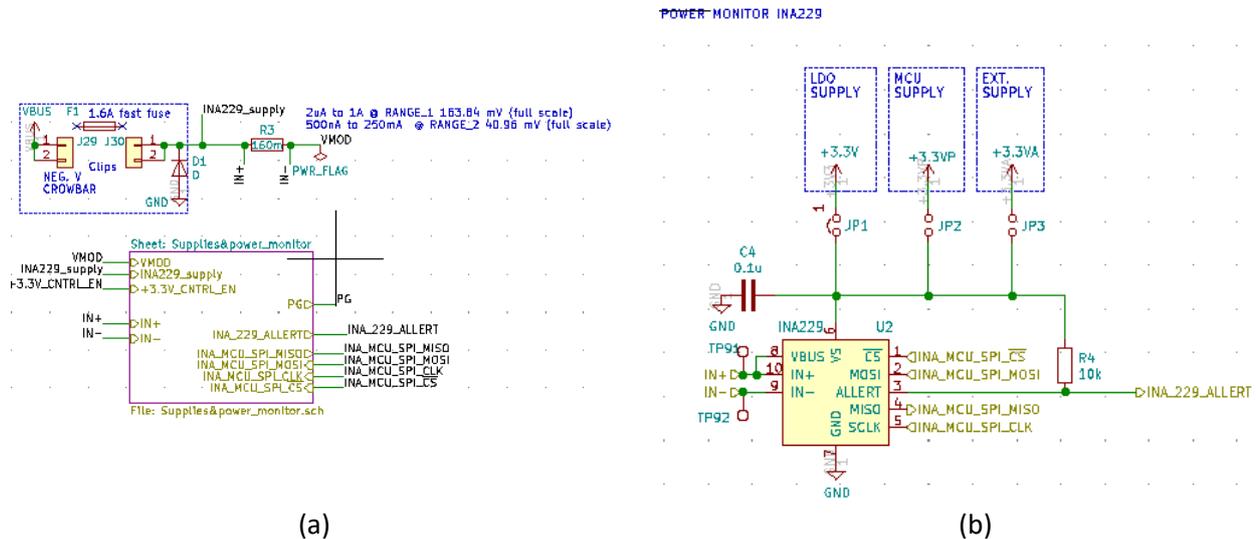


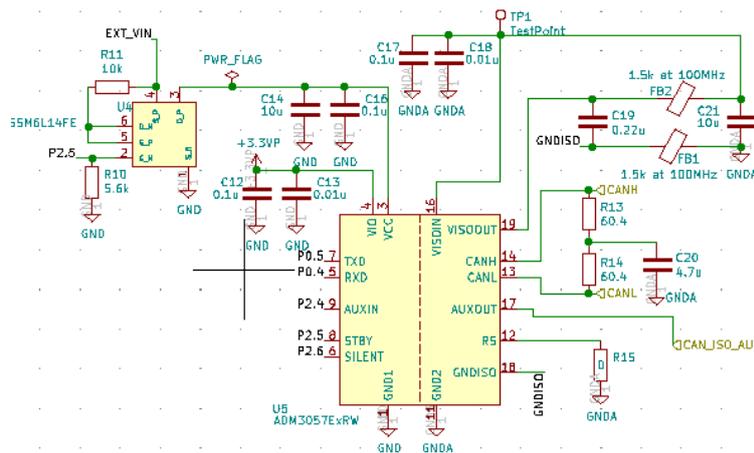
Figura 19 Schema elettrico della scheda di controllo relativo al posizionamento resistenza di shunt per la misurazione dell'autoconsumo del BMS (a) schema elettrico power monitor (b)

In Figura 19(a) viene mostrato il posizionamento dello shunt resistivo per la misurazione dell'autoconsumo del BMS attraverso il power monitor INA229<sup>6</sup>. Nello specifico lo shunt è stato posizionato appena dopo il fusibile della scheda connesso al polo positivo del modulo. In questo modo, tutti i punti di alimentazione dei circuiti nella scheda di controllo sono a valle del resistore. Lo shunt resistivo è stato scelto pari a 160 mΩ il per permette di misurare una corrente di alimentazione della scheda compresa tra 2 μA e 1 A. Infine, la Figura 19(b) mostra lo schema elettrico associato al power monitor. Come si vede, utilizzando un

<sup>6</sup> Texas Instruments

jumper posizionato su JP1, JP2 o JP3 si possono scegliere tre diverse modalità di alimentazione del power monitor:

Se si connette JP1, il chip monitor è alimentato da un regolatore lineare che porta la tensione di modulo a 3,3 V. Il punto di prelievo dell'alimentazione in questo caso è a monte dello shunt resistivo. Pertanto, il consumo dell'INA229 non verrà computato nel calcolo dell'autoconsumo del BMS. Utilizzando JP2 si alimenta il power monitor tramite la scheda di sviluppo del microcontrollore presente nella scheda di controllo. In questo caso, il consumo di corrente del power monitor entra nel calcolo dell'autoconsumo generale. Infine, collegando JP3 è possibile alimentare il power monitor tramite un alimentatore esterno. In questo caso la corrente di alimentazione del power monitor non viene preleva dalla batteria all'interno del modulo base.



**Figura 20** Schema elettrico scheda di controllo relativa alla comunicazione CAN

In Figura 20 viene rappresentato lo schema elettrico che riguarda la comunicazione CAN con il PC. In questo caso è stato utilizzato il CAN transceiver (ADM3057ExRW<sup>7</sup>). È stata prevista, inoltre, la possibilità di interrompere l'alimentazione del CAN transceiver per ridurre l'autoconsumo del sistema nella fase di stanby. Questa operazione è possibile grazie al circuito integrato U4 che implementa un PMOS e un NMOS. Il microcontrollore sulla scheda di controllo agendo sul pin 2.5 può abilitare o disabilitare l'alimentazione del CAN transceiver.

### 3 Architettura Software

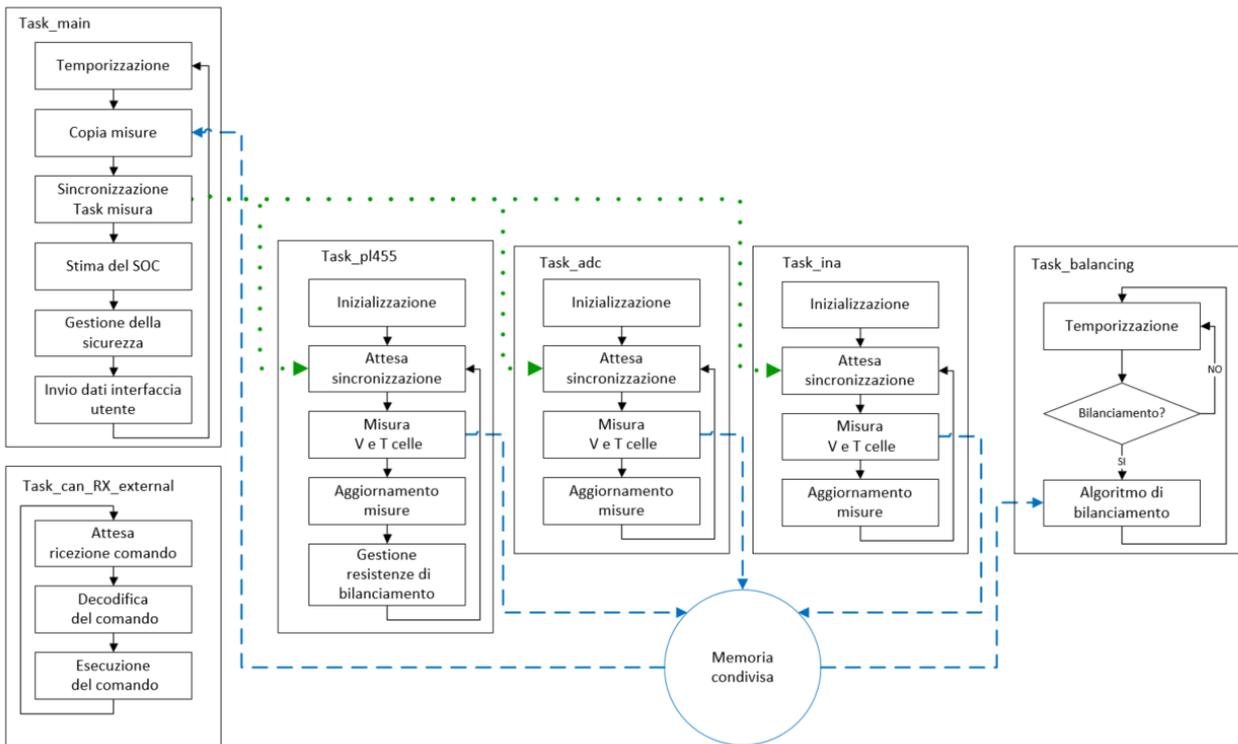
Questa sezione descrive la struttura software di gestione della batteria. In particolare, essa è formata da: un'interfaccia utente che mostra e salva tutte le informazioni della batteria, raccoglie i comandi dell'utente e controlla i vari moduli per ottimizzarne l'uso. I singoli moduli hanno al loro interno un microcontrollore, come descritto dettagliatamente nella sezione 2.5. Questo esegue un firmware il quale si occupa di effettuare tutte le misure sul modulo, elaborarle per ottenerne lo stato e mantenerlo in sicurezza e infine gestire la comunicazione con l'interfaccia utente.

#### 3.1 Struttura del firmware

Il firmware sviluppato si basa sul sistema operativo real-time FreeRTOS [2] che consente di implementare una struttura particolarmente modulare. Tale scelta è essenziale in un BMS di ricerca in quanto consente di modificare facilmente tutte le funzionalità implementate e aggiungerne di nuove senza modificare la corretta esecuzione delle funzionalità preesistenti. Infatti, ogni funzionalità può essere sviluppata come un task indipendente con una propria temporizzazione e spazio di memoria. In caso di necessità, tuttavia, si può creare una dipendenza temporale nell'esecuzione di due o più task e definire delle zone di memoria condivise che i task possono utilizzare per scambiarsi informazioni.

<sup>7</sup> Analog Devices

La struttura del firmware realizzata può essere schematizzata con lo schema a blocchi riportato in Figura 21.



**Figura 21** Schema a blocchi della struttura del firmware del microcontrollore della scheda di controllo

Il task principale è il “Task\_main” che si occupa della sicurezza delle singole celle, del controllo dei contattori di potenza (sottosezione 2.3), del calcolo del SOC (sottosezione 3.3), della condivisione delle informazioni con l’interfaccia utente. Inoltre, questo task gestisce la temporizzazione dei task di misura mantenendo l’acquisizione delle varie grandezze il più sincrona possibile. I task che si occupano di effettuare le misure sono: “Task\_pl455”, “Task\_adc” e “Task\_ina”. Il primo task si occupa della gestione dello stack monitor bq76PL455A-Q1 e quindi esegue le misure di tensione e temperatura delle celle e gestisce l’attivazione delle resistenze di bilanciamento seguendo le indicazioni che gli fornisce il “Task\_balancing”. Quest’ultimo implementa l’algoritmo di bilanciamento passivo descritto nella sottosezione 3.4. Viene attivato tramite apposito comando dato tramite l’interfaccia utente. Il task “Task\_adc”, invece, si occupa di controllare l’ADC presente sulla scheda di potenza. Quest’ultimo acquisisce la corrente delle celle e delle tensioni utili al microcontrollore per gestire in sicurezza il circuito di potenza che consente di implementare le funzionalità di sicurezza del modulo. Infine, il task “Task\_ina” si occupa di controllare il chip INA229 presente nella scheda di controllo acquisendone le misure effettuate. Tali misure non sono direttamente utilizzate dal microcontrollore del modulo ma vengono condivise con l’interfaccia utente per valutare il consumo del BMS in tutte le sue modalità di lavoro.

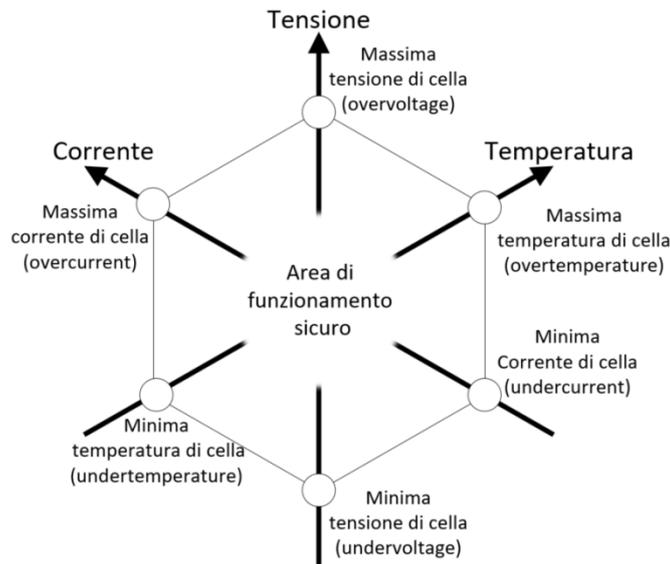
Oltre ai task appena descritti, il firmware implementa un task, “Task\_can\_RX\_external”, che si occupa di ricevere i messaggi inviati dall’interfaccia utente, decodificarli e comunicare le varie azioni da intraprendere agli altri task del sistema.

Per quanto riguarda la funzionalità di bilanciamento attivo essa non è ancora stata implementata all’interno del microcontrollore ma alcuni spunti di possibili algoritmi di controllo sono riportati nell’articolo [3].

### 3.2 Funzioni di sicurezza

Le funzioni di sicurezza sono implementate dal “Task\_main” che garantisce il corretto uso della batteria controllando correttamente gli interruttori di potenza presenti all’interno della scheda di potenza. In

particolare, il microcontrollore può aprire tutti gli interruttori di potenza isolando la batteria e interrompendo, quindi, eventuali cariche e scariche potenzialmente pericolose per la sicurezza del sistema. Per valutare eventuali situazioni pericolose, il microcontrollore compara la tensione, la temperatura e la corrente di ogni cella con delle soglie specifiche. Le soglie definiscono l'area di corretto funzionamento del sistema come rappresentato nella Figura 22.



**Figura 22** Rappresentazione della zona sicura di funzionamento delle celle al litio.

Come indicato nel Capitolo 1. il modulo base può contenere celle con un'alta variabilità dei parametri intrinseci. Inoltre, celle di diversa tipologia (in termini di capacità, chimica, produttore ecc.) possono essere usate contemporaneamente all'interno del pacco. Pertanto, si è scelto di dare la possibilità di personalizzare le soglie e la funzione che garantisce la sicurezza per la singola cella all'interno del pacco. In questo modo, il microcontrollore può garantire che ogni cella lavori nella sua zona sicura di funzionamento. Nella sezione seguente si riporta il codice (semplificato) utilizzato per l'analisi della zona sicura di funzionamento delle celle del modulo.

```
for(i = 0; i < CONFIG_N_CELL_GLOBAL; i++)
{
    /* Alarm under voltage */ //Hysteresis management
    if(vcell[i] <= CONFIG_ALARM_UV_TH[i])
        alarm_uv[i] =ERROR;
    if(vcell[i] >= CONFIG_ALARM_UV_TH[i] + CONFIG_V_HYST)
        alarm_uv[i] = SUCCESS;
    /* Alarm over voltage */ //Hysteresis management
    if(vcell[i] >= CONFIG_ALARM_OV_TH[i])
        alarm_ov[i] =ERROR;
    if(vcell[i] <= CONFIG_ALARM_OV_TH[i] - CONFIG_V_HYST)
        alarm_ov[i] = SUCCESS;

    /* Alarm under temperature */ //Hysteresis management
    if(tcell[i] >= CONFIG_ALARM_UT_TH[i])
        alarm_ut[i] =ERROR;
    if(tcell[i] <= CONFIG_ALARM_UT_TH[i] - CONFIG_TEMP_HYST)
        alarm_ut [i] = SUCCESS;
    /* Alarm over temperature */ //Hysteresis management
    if(tcell[i] <= CONFIG_ALARM_OT_TH[i])
        alarm_ot[i] =ERROR;
    if(tcell[i] >= CONFIG_ALARM_OT_TH[i] + CONFIG_TEMP_HYST)
        alarm_ot [i] = SUCCESS;
    /* Alarm current */
}
```

```

if(current >= CONFIG_ALARM_POS_OC_TH[i] || current <= CONFIG_ALARM_NEG_OC_TH[i])
    i_error[i]=ERROR;
else
    i_error[i]=SUCCESS;
}

```

Come si può notare dal codice, le soglie di tensione e temperatura sono gestite con isteresi. Tale funzionalità è essenziale per evitare situazioni in cui il sistema, per errori di quantizzazione della misura, passi continuamente tra la zona sicura e non sicura se il valore misurato si trova proprio a cavallo delle due zone. Per la corrente non è necessario utilizzare una soglia con isteresi, in quanto, non appena si raggiunge un valore limite della zona sicura, il microcontrollore aprirà gli interruttori di potenza isolando il modulo e quindi annullando la corrente che vi scorre all'interno.

### 3.3 Stime dello stato di carica

Prima di descrivere la funzione dello stato di carica implementata è bene definire in maniera univoca cosa si intende per stato di carica. Solitamente la definizione maggiormente utilizzata, e che verrà applicata in questo documento, è:

$$SoC(t) = \frac{Q(t)}{Q_c}$$

dove,  $Q(t)$  è la carica immagazzinata all'istante  $t$  nella cella e  $Q_c$  è la capacità della cella stessa. Con questa definizione il SoC sarà un numero compreso tra 0 e 1 con cella, rispettivamente, completamente scarica e carica.

Questa definizione di SoC è alla base dell'algoritmo utilizzato nel BMS per la sua stima. Infatti, la funzione di stima dello stato di carica è basata sull'algoritmo "Coulomb Counting" con una correzione che può essere fatta tramite l'interfaccia utente. In particolare, il "Coulomb Counting" si basa sull'idea che le celle sono dei serbatoi ideali di carica, quindi lo stato di carica può essere stimato con la seguente equazione:

$$SoC(t) = SoC(t_0) - \frac{1}{Q_c} \int_{t_0}^t i(\tau) d\tau$$

dove,  $SoC(t_0)$  è lo stato di carica della cella al tempo  $t_0$  e  $i(t)$  la corrente che scorre in essa. La formula dà il nome all'algoritmo, in quanto, l'algoritmo stima lo stato di carica integrando la corrente nel tempo partendo da uno stato di carica noto. Tale algoritmo, nella sua semplicità, nasconde tre problemi principali: la stima di  $SoC(t_0)$ , la stima di  $Q_c$  e l'errore derivante dalla misura della corrente.

Il primo problema, si può risolvere facilmente considerando l'istante di inizio dell'integrazione come la fine di una fase di carica in cui si è sicuri che la cella ha raggiunto lo stato di carica unitario. Sebbene tale soluzione nella teoria sia piuttosto semplice, nella pratica può non essere facilmente implementabile. Per esempio, non è detto che la batteria venga ricaricata completamente per le caratteristiche del ciclo d'uso dell'applicazione (ad esempio nelle auto ibride). Oppure la batteria può essere usata in un intervallo di SoC ridotto per estendere la vita utile. Una possibile tecnica per risolvere questo problema è l'uso della curva "OCV-SoC" che lega la tensione a vuoto della cella o Open Circuit Voltage (OCV) con il suo stato di carica. Con OCV si intende la tensione che si misura ai terminali della cella quando in essa non vi scorre corrente e sono esauriti tutti i transitori di tensione (solitamente dopo 1 o 2 ore di inutilizzo). La curva OCV-SoC può essere utilizzata per stimare il parametro  $SoC(t_0)$ . Infatti, essa risulta abbastanza invariante dalle condizioni operative della cella, come per esempio la temperatura e l'invecchiamento.

Come per la funzione di sicurezza, l'algoritmo di stima del SoC deve essere personalizzato per ogni cella per far fronte alle problematiche relative a un pacco batteria SLB. Questa osservazione impone, che per utilizzare la tecnica di correzione basta sulla curva OCV-SoC, nel BMS si debba memorizzare la curva OCV-SoC di tutte le celle assemblate nel pacco. Per evitare ciò, si è deciso, almeno a questo livello di sviluppo, di lasciare fuori dal firmware del microcontrollore l'algoritmo di correzione dello stato di carica delle singole celle. Tuttavia, è stata lasciata la possibilità all'utente di effettuare correzioni del valore del SoC di ogni cella tramite l'interfaccia utente.

Inoltre, la possibilità di correggere dinamicamente la stima del SoC consente all'utente di risolvere o attenuare anche i due problemi esposti precedentemente ma non ancora trattati dell'algoritmo (la stima di

$Q_c$  e l'errore derivante dalla misura della corrente). In particolare, l'errore derivante dalla stima della  $Q_c$  è dovuto al fatto che le celle, invecchiando, riducono la quantità di carica che possono immagazzinare al loro interno. Di conseguenza, il microcontrollore dovrà essere in grado di identificare la capacità residua della singola cella continuamente mentre invecchia. Sfortunatamente, in letteratura non sono ancora stati presentati algoritmi semplici e affidabili per la stima della capacità residua della cella. Inoltre, la complessità di calcolo richiesta non si presta a un'architettura basata su un microcontrollore come quella presentata nella sottosezione 2.5. Inoltre, solitamente serve uno studio molto approfondito delle celle che compongono il pacco per poter calibrare correttamente gli algoritmi attualmente presentati in letteratura. Di conseguenza, si è scelto di non implementare nessun meccanismo di identificazione della capacità della cella, lasciando all'utente l'onere di correggere periodicamente il valore dall'interfaccia mantenendo l'errore della stima dello stato di carica limitato.

Infine, gli errori sulla misura di corrente sono pericolosi per la stima dello stato di carica. Infatti, la corrente viene integrata nel tempo e quindi gli errori di misura a media non nulla (ad esempio gli errori di offset) portano a divergere la stima dello stato di carica. Per attenuare tale problema il firmware esegue una correzione degli offset di misura sulla corrente. Questo acuisce la media della corrente su 64 campioni successivi (circa 6,4 s) e utilizza tale valore per correggere l'offset di corrente su comando dell'interfaccia utente.

### 3.4 Bilanciamento passivo

Prima di entrare nel dettaglio dell'algoritmo di bilanciamento implementato è essenziale definire in maniera univoca l'obiettivo dell'algoritmo di bilanciamento. Un buon algoritmo di bilanciamento deve essere in grado di massimizzare la carica immagazzinabile ed estraibile (capacità utilizzabile) dal pacco batteria. Considerando una batteria "canonica", in cui le celle possono essere considerate uguali, la massima capacità utilizzabile è pari alla capacità delle celle. Se le celle hanno invece capacità diversa, e non è presente nel sistema un bilanciamento dinamico che è in grado di spostare carica tra le celle mentre la batteria è in uso, la massima capacità utilizzabile della batteria è pari alla minima capacità delle celle (essendo connesse in serie).

Partendo da tale definizione è possibile affermare che portando tutte le celle allo stesso stato di carica si massimizza la capacità della batteria.

Per formalizzare tale affermazione, consideriamo una batteria costituita da  $n$  celle di capacità diversa e partiamo dalla definizione di SoC data nella sottosezione 3.3. Imponiamo inoltre che all'istante  $\hat{t}$  il SoC di tutte le celle sia lo stesso e pari a  $SoC_{bal}$ .

Allora possiamo scrivere che:

$$SoC_1(\hat{t}) = \frac{Q_1(\hat{t})}{Q_{c1}} = \dots = \frac{Q_n(\hat{t})}{Q_{cn}} = SoC_n(\hat{t}) = SoC_{bal}$$

e quindi:

$$Q_i(\hat{t}) = SoC_{bal} * Q_{ci}$$

con  $i$  che va da 1 a  $n$ . A questo punto ipotizziamo di caricare o scaricare il modulo, quindi inserire o estrarre da tutte le celle una carica pari a  $\Delta Q(t)$  (positiva in scarica).

Avremo quindi che:

$$SoC_i(t) = SoC_i(\hat{t}) - \frac{\Delta Q(t)}{Q_{ci}} = SoC_{bal} - \frac{\Delta Q(t)}{Q_{ci}}$$

da cui:

$$\Delta Q(t) = (SoC_{bal} - SoC_i(t)) * Q_{ci}$$

A questo punto possiamo calcolare il  $\Delta Q$  necessario ad ogni cella per raggiungere la condizione di piena carica ( $\Delta Q_{FC_i}$ ) e piena scarica ( $\Delta Q_{FD_i}$ ) come:

$$\Delta Q_{FD_i} = (SoC_{bal}) * Q_{Ci} \quad \Delta Q_{FC_i} = (SoC_{bal} - 1) * Q_{Ci}$$

La capacità utilizzabile ( $Q_{Bat}$ ), a questo punto, può essere ottenuta sommando il valore minimo di  $\Delta Q_{FC_i}$  (invertito di segno perché negativo) con il minimo di  $\Delta Q_{FD_i}$ . Infatti, le due fasi devono essere interrotte non appena una cella raggiunge la piena carica o scarica, rispettivamente, per evitare problemi di sicurezza. Quindi si ottiene che:

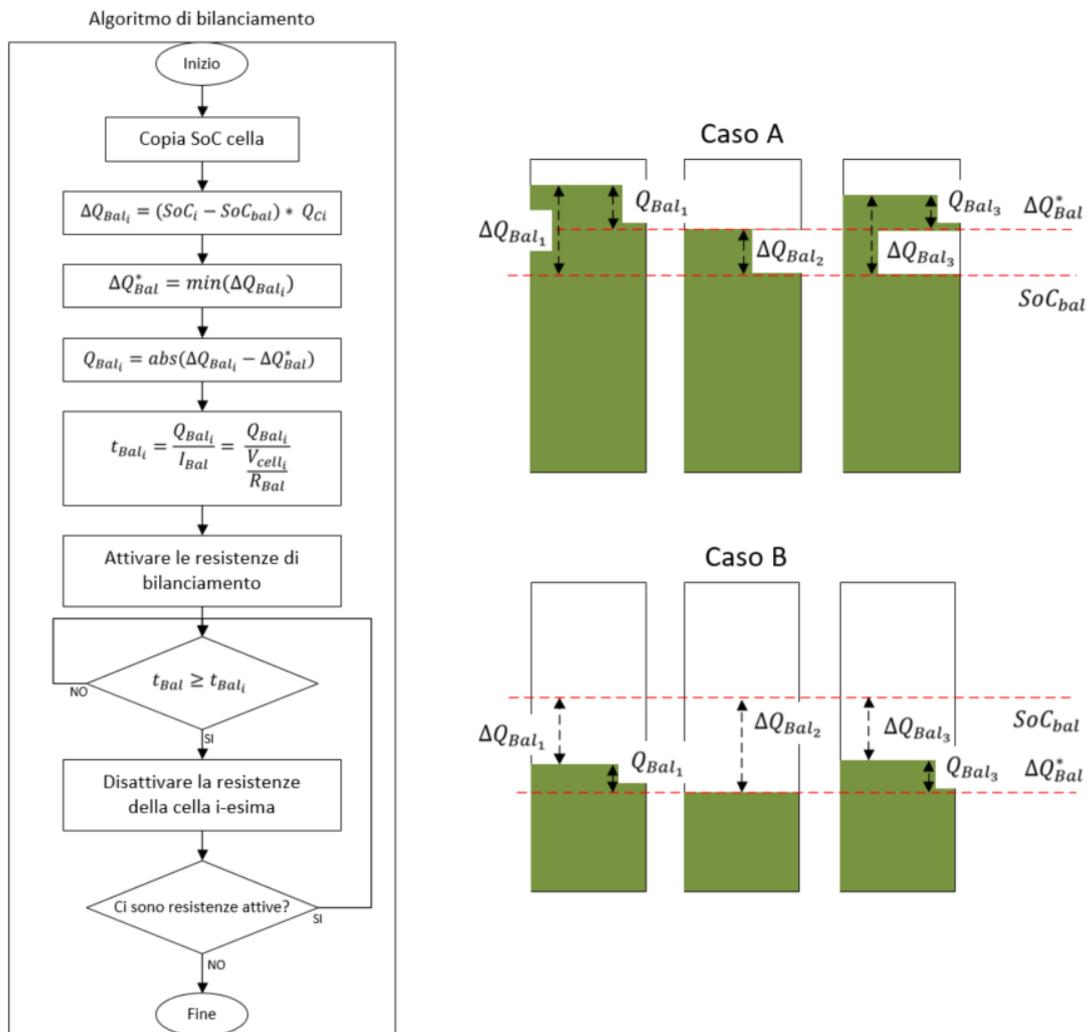
$$Q_{Bat} = \min\{\Delta Q_{FD_i}\} + (-\min\{\Delta Q_{FC_i}\}) = (SoC_{bal}) * \min\{Q_{Ci}\} + (1 - SoC_{bal}) * \min\{Q_{Ci}\} = \min\{Q_{Ci}\}$$

dimostrando che se le celle vengono portate ad avere lo stesso SoC in un istante, qualunque sia il valore di SoC scelto, la capacità utilizzabile del pacco batteria sarà pari a quella della cella con capacità minima e quindi il pacco potrà considerarsi bilanciato.

Partendo da questa osservazione, gli algoritmi di bilanciamento classici sono solitamente basati sull'equalizzazione delle tensioni di cella. Cioè ci cerca di portare tutte le celle allo stesso valore di tensione. Infatti, se il bilanciamento viene effettuato quando le celle sono "rilassate" e quindi la tensione misurata ai loro capi è pari alla tensione a vuoto, bilanciare la tensione di cella equivale a bilanciare il loro stato di carica (relazione OCV-SOC descritta in 3.3).

Tuttavia, questa tipologia di algoritmo non può essere utilizzata all'interno di questo progetto. Infatti, se le celle utilizzate sono di chimica o produttore diverso hanno una diversa curva OCV-SoC. Di conseguenza, equalizzare le tensioni di celle non significa bilanciare lo stato di carica delle celle.

Di conseguenza, la funzione di bilanciamento passiva è stata basata sul SoC stimato delle celle e sulla loro capacità. La procedura implementata è riportata in Figura 23 insieme a due casi di studio. In particolare, la procedura prevede di leggere il valore di SoC stimato delle celle e di confrontarlo con il valore di SoC su cui vogliamo che le celle si bilanciano ( $SoC_{bal}$ ). In questo modo, otterremo la carica ( $\Delta Q_{Bal_i}$ ) da immettere o rimuovere dalle celle per portarle al valore di SoC voluto. In realtà, conoscendo il SoC di tutte le celle e la loro capacità possiamo evitare di inserire o prelevare tutta la carica  $\Delta Q_{Bal_i}$  calcolata precedentemente. Infatti, basterà estrarre dalle celle solamente la quantità di carica che rende il pacco non bilanciato. Quindi, per valutare quanta carica estrarre dalle singole celle ( $Q_{Bal_i}$ ) si calcola il valore minimo (modulo e segno) tra i  $\Delta Q_{Bal_i}$  ( $\Delta Q_{Bal}^*$ ) e si sottrae ai  $\Delta Q_{Bal_i}$  stessi. Infine, dividendo questa carica per la corrente che scorre nella resistenza si ottiene il tempo per cui la procedura di bilanciamento deve rimanere attiva. Tale corrente può essere calcolata come la tensione della cella diviso il valore della resistenza di bilanciamento. Questo valore in realtà è un'approssimazione della corrente reale che scorrerà nella resistenza. Infatti, quando la cella si scaricherà sulla resistenza di bilanciamento la sua tensione diminuirà e con sé diminuirà anche la corrente di bilanciamento. Tuttavia, il valore calcolato è una buona approssimazione del valore reale in quanto, solitamente, il bilanciamento dovrà recuperare pochissimi punti percentuali di SoC, e quindi, la variazione di tensione della cella è molto ridotta. In caso contrario, dopo la prima fase di bilanciamento che sarà terminata con un errore significativo, basterà eseguire una correzione del SoC e ripetere la procedura di bilanciamento. Questa volta, la procedura partirà da una situazione poco sbilanciata e quindi commetterà un errore trascurabile.



2

**Figura 23** Algoritmo di bilanciamento implementato nel “Task\_Balancing” e 2 esempi di applicazione dell’algoritmo su una batteria costituita da 3 celle di capacità uguale. Il primo esempio, Caso A, prevede che il SoC delle celle è maggiore del SoC di bilanciamento, mentre, è minore del SoC di bilanciamento nel Caso B.

Per dimostrare la procedura appena descritta, in Figura 23 sono stati riportati due casi studio dell’algoritmo applicato ad su una batteria semplificata, ovvero, composta da sole tre celle di capacità uguale.

Nel Caso A, le celle si trovano ad un SoC maggiore rispetto al  $SoC_{bal}$ , quindi i  $\Delta Q_{Bal_i}$  calcolati saranno tutti positivi. Come si può notare dalla figura, applicando la procedura, le celle più cariche verranno scaricate bilanciando il pacco. Nel Caso B, invece, il SoC delle celle è minore di  $SoC_{bal}$ , quindi i  $\Delta Q_{Bal_i}$  calcolati saranno negativi. Anche in questo caso, come si può notare dalla figura, le celle più cariche verranno scaricate riportando la batteria nella condizione di bilanciamento.

Infine, è interessante analizzare alcune osservazioni rispetto al volare di  $SoC_{bal}$  scelto nell’algoritmo. Infatti, sebbene il sistema dopo la procedura di bilanciamento si troverà nella situazione di bilanciamento, qualunque valore di  $SoC_{bal}$  si scelga, non converrà scegliere valori di  $SoC_{bal}$  troppo vicini agli estremi. Ad esempio, scegliendo un valore di  $SoC_{bal}$  pari a uno (ovvero piena carica), un piccolo errore nella procedura di bilanciamento potrebbe ridurre la capacità utilizzabile della batteria.

Un buon valore di  $SoC_{bal}$  potrebbe essere il 75 % che lascia un buon margine di sicurezza sull’errore dell’algoritmo ma allo stesso tempo fa lavorare mediamente le celle a valori di SoC maggiori e quindi con meno invecchiamento.

### 3.5 Interfaccia utente

L'interfaccia utente è stata sviluppata in LabVIEW e ha il compito di acquisire lo stato dei moduli della batteria e controllarli ottimizzandone l'uso. Per comunicare con i moduli, essa gestisce un convertitore USB-CANbus che gli consente di scambiare informazioni con il modulo base. La schermata principale dell'interfaccia è riportata in Figura 24.

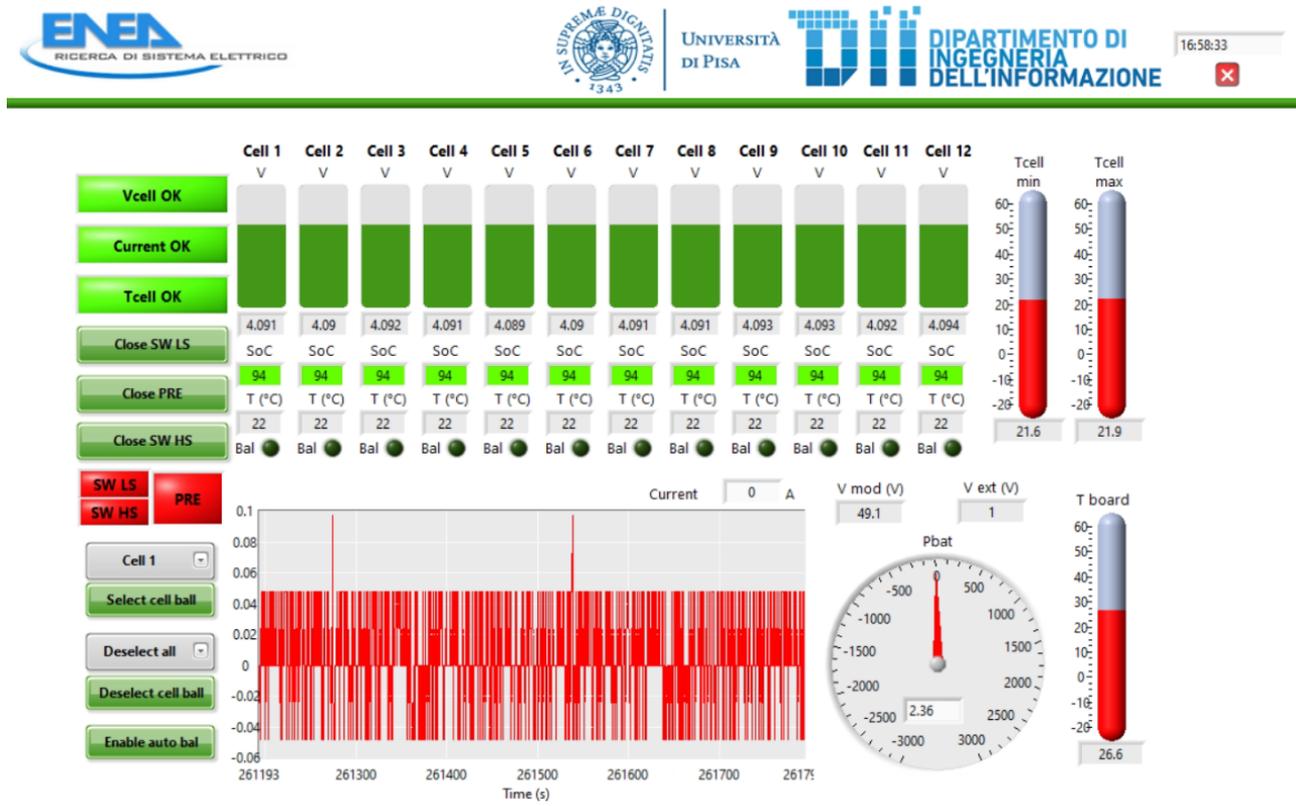


Figura 24 Schermata principale dell'interfaccia utente.

Questa schermata riporta le principali misure effettuate dal modulo e lo stato del modulo stesso. In particolare, nella zona centrale sono riportate le informazioni relative alle singole celle come tensione, SoC, temperatura e lo stato del sistema di bilanciamento passivo della cella. In alto a destra sono riportate, invece, la massima e la minima temperatura delle celle. In alto a sinistra è mostrato un riassunto delle variabili di stato relative alla funzione di sicurezza delle celle espresse come tre led: uno per la tensione, uno per la temperatura e uno per la corrente. Sotto i tre led, sono presenti tre pulsanti seguiti da altri tre led che consentono all'utente di attivare e disattivare gli interruttori di potenza presenti nel modulo. È importante precisare che il comando degli interruttori è sempre mediato dalla funzione di sicurezza che ne impedisce la chiusura e ne forza la apertura in caso di condizioni che possono violare la sicurezza del modulo. Infine, scendono ulteriormente nella parte sinistra della schermata sono riportati i comandi per gestire il sistema di bilanciamento passivo del modulo. Le restanti informazioni riportate nella schermata sono: la corrente del modulo, la somma della tensione delle celle (V mod), la tensione misurata sui terminali esterni del modulo (V ext), la potenza istantanea della batteria e la temperatura della scheda di controllo.

Tutte le informazioni acquisite dall'interfaccia vengono anche salvate, su un file di testo in formato TSV (Tab-Separated Values), per poter essere elaborate successivamente per analizzare il corretto funzionamento del BMS ed estrarre i risultati dei test effettuati sulla batteria.

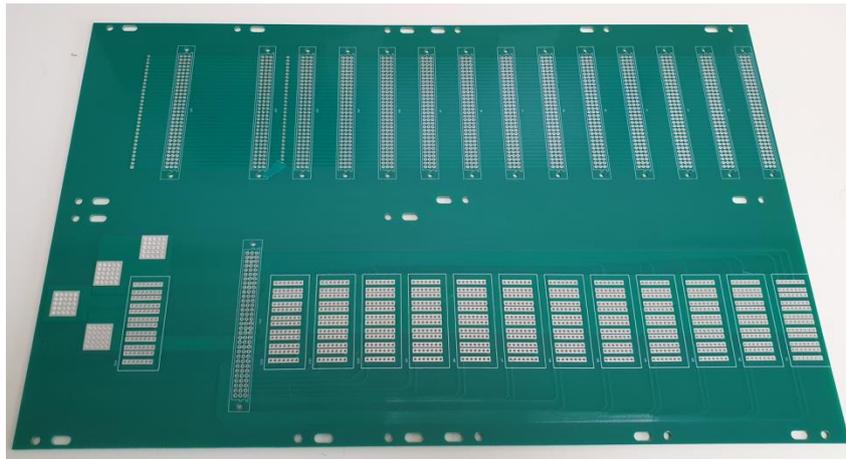
## 4 Validazione dello strumento

L'obiettivo primario di questo capitolo è la validazione delle funzionalità principali del modulo base. Nello specifico, la prima parte è caratterizzata da una descrizione fotografica dell'oggetto atto a mostrare il risultato della progettazione e dello sviluppo delle singole schede e del sistema complessivo. Infine, nella

seconda parte del capitolo, vengono trattati i test sperimentali condotti sull'oggetto e i rispettivi risultati per dimostrarne le funzionalità del sistema.

#### 4.1 *Descrizione fotografica del sistema*

In Figura 25 viene mostrata la realizzazione della scheda back panel senza connettori. I connettori non sono stati inseriti per lasciare ben visibili i collegamenti tra i connettori e le due linee di interconnessione tra schede figlie e back panel per i diversi connettori che sono presenti lungo il percorso.



**Figura 25** Foto scheda back

La linea primaria collega il percorso di potenza delle celle e monta i connettori di potenza Molex 172186-0009 come descritto nella sottosezione 2.1. La linea secondaria, prettamente di segnale, implementa i connettori da 96 pin TE Connectivity 536019-5. Infine, si possono notare le connessioni di potenza che il modulo utilizza per connettersi con l'esterno. Come descritto nella sottosezione 2.1, la presenza delle quattro piazzole di potenza permette di discriminare manualmente la connessione serie o parallelo tra più moduli base.

La scheda porta-cella viene mostrata in Figura 26. La cella, EIG ePLB-C020 utilizzata in applicazioni ferroviarie, è fissata alla scheda porta-cella attraverso dei supporti in PLA e attraverso delle morsettiere realizzate in rame che servono a collegare i terminali di potenza della cella alla scheda. Dal momento che il rame è un materiale abbastanza duttile, è consigliato avvitare i bulloni delle morsettiere in maniera simmetrica evitando di applicare una forza eccessiva al termine dell'avvitamento. In questo modo è possibile evitare la deformazione della morsettiera in rame e la rottura della filettatura. Sulla parte sottostante la cella sono state previste le piazzole di rame per migliorare la conduzione del calore sviluppato dalla cella durante le fasi di carica/scarica (vedi Figura 32 (a)). Attualmente, in questa versione della scheda porta-cella è stato applicato un solo termistore NTC da 10 k $\Omega$  sulla superficie della cella per garantire le funzionalità primarie del BMS. Tuttavia, la presenza del connettore alla linea secondaria del back panel facilita notevolmente l'implementazione di un sistema di sensori avanzato per il monitoraggio del pacco batteria SLB.

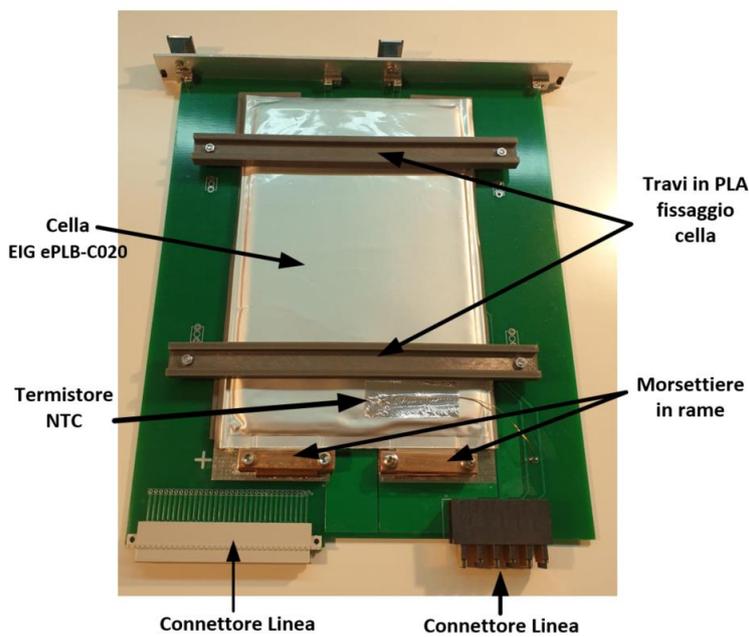


Figura 26 Foto scheda porta-cella

La scheda di potenza viene mostrata in Figura 27. Come si può vedere la scheda è suddivisa in due parti: una che implementa i dispositivi di potenza (relè e fusibili) e una parte di segnale per il controllo dei dispositivi di potenza. In questa versione del modulo base il sistema hardware che permette di bypassare il modulo in caso di connessione serie con altri moduli è stata prevista ma non è stata testata.

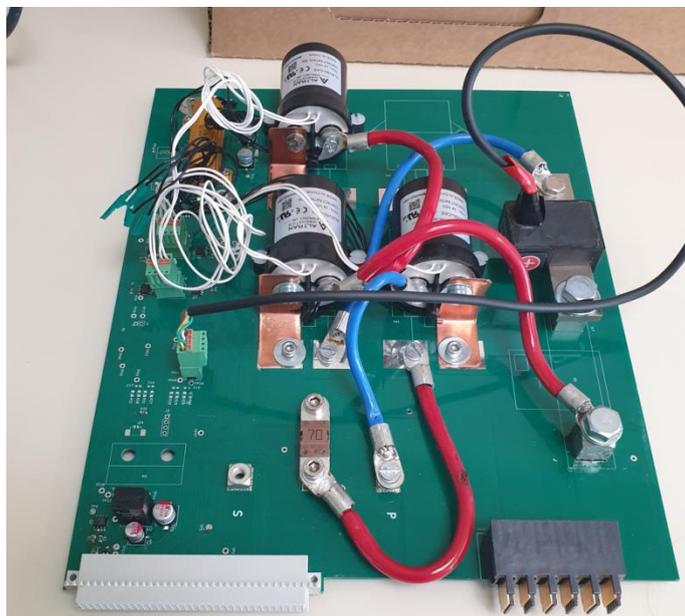


Figura 27 Foto scheda potenza

In Figura 28 viene mostrata la foto della scheda di controllo basata su un'architettura di tipo stack monitor più microcontrollore. L'intelligenza del sistema risiede sulle due schede di sviluppo bq76PL455EVMTI (stack monitor) e LPCXpresso-LPC1769-CMSIS-DAP (Microcontrollore) che sono state fissate sulla scheda di controllo tramite degli opportuni sockets. Per semplificare il processo di inserzione e rimozione della scheda bq76PL455EVMTI sono stati sostituiti due connettori di serie:

- il connettore di batteria a 22 pin (J1);

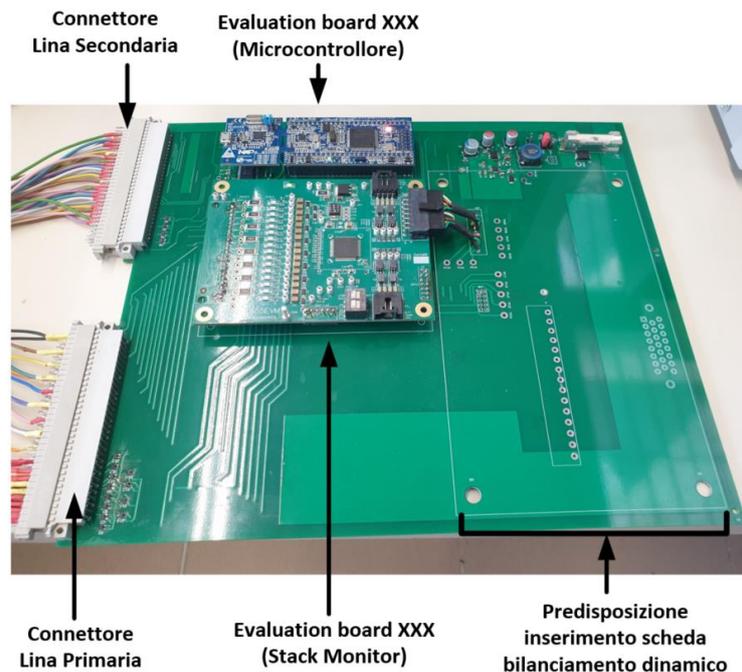
- il connettore della porta GPIO (P1) a 7x2 Pin. C

Entrambi sono stati rimpiazzati con dei pin header maschio con lo stesso numero di pin.

Questa scelta non è ottimale dal punto di vista elettrico ed economico, ma ci ha permesso di:

1. velocizzare i tempi di sviluppo del sistema a causa delle problematiche scaturite dalla presenza del COVID-19 sulla disponibilità dei componenti elettronici.
2. incrementare la modularità della scheda di controllo.

Infine è stato previsto uno spazio per poter alloggiare la scheda per il bilanciamento dinamico descritta precedentemente nella sottosezione 2.5.



**Figura 28 Foto scheda di controllo**

La struttura complessiva del modulo base viene mostrata in Figura 29. L'armadio metallico è il modulo rack da 19 pollici che contiene:

- Dodici alloggiamenti per le schede porta-cella;
- Due alloggiamenti per la scheda di potenza e di controllo;

Partendo dalla parte sinistra in Figura 29 il primo alloggiamento è dedicato alla scheda di potenza. Il secondo alloggiamento è dedicato alla scheda di controllo mentre i rimanenti sono assegnati alle schede porta-cella. I distanziamenti tra le varie tipologie di schede sono di circa:

- 25 mm tra due schede porta-cella;
- 25 mm tra scheda porta-cella e scheda di controllo;
- 50 mm tra scheda di controllo e scheda di potenza;
- 100 mm tra scheda di potenza e tetto metallico dell'armadio.

La scheda di controllo è stata collegata al back panel utilizzando dei cavi di segnale abbastanza lunghi da poterla posizionare al di fuori dell'armadio. In questo modo la scheda è facilmente raggiungibile, pertanto si semplifica notevolmente la fase di debug del sistema.

Infine utilizzando il modulo mostrato in Figura 29 sono state eseguite due diverse tipologie di test per la validazione del sistema. Il primo test riguarda la valutazione delle resistenze di collegamento tra due celle adiacenti. Mentre il secondo ha come obiettivo quello di verificare il corretto funzionamento delle funzionalità base del BMS del sistema

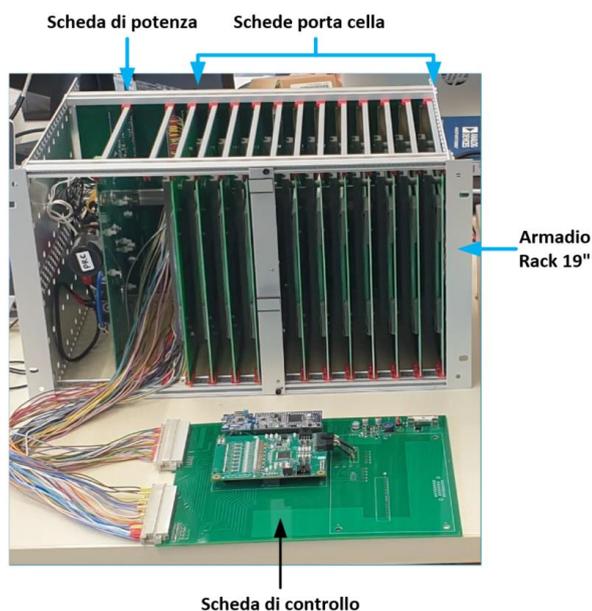


Figura 29 Foto del sistema complessivo (modulo base)

#### 4.2 Valutazione della resistenza nel collegamento tra cella e back panel

La resistenza di collegamento tra cella e back panel rappresenta una delle criticità maggiori nello sviluppo di un sistema di questo tipo. Infatti, la presenza di innumerevoli contatti tra la cella e il modulo incrementa la flessibilità e la modularità del sistema a discapito di un aumento del valore delle resistenze parassite e di contatto associate ai percorsi di potenza.

##### 4.2.1 Set-up sperimentale e test

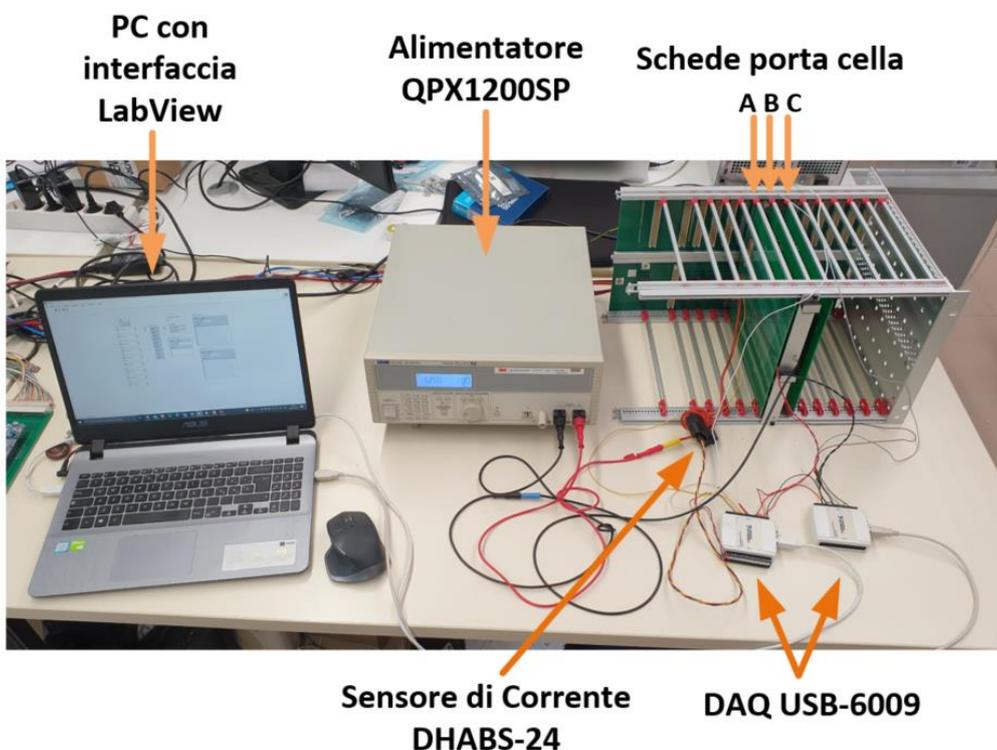


Figura 30 set-up sperimentale per la caratterizzazione delle resistenze di contatto del percorso di potenza che collega due celle al litio contigue

Il set-up sperimentale usato per misurare la resistenza di contatto del percorso di potenza tra due celle al litio adiacenti è mostrato in Figura 30. Nello specifico i blocchi principali del test sono:

- il modulo base su cui sono montate solo la scheda back panel e tre schede porta-cella adiacenti;
- l'alimentatore programmabile QPX1200SP<sup>8</sup>;
- due Digital Acquisition (DAQ) system USB-6009<sup>9</sup> con otto canali d'ingresso a 14bit;
- un sensore di corrente a effetto hall DHABS-24;
- un PC che controlla la strumentazione attraverso un'interfaccia grafica sviluppata in LabView.

Il test si basa su una misurazione a 4 punti delle resistenze di contatto lungo il percorso di potenza che collega le celle tra loro, come mostrato nello schema a blocchi in Figura 31. Una misura di questo tipo è composta da una parte, cosiddetta, di *Force* e da una parte di *Sense*. La prima è composta dall'alimentatore programmabile (QPX1200SP) che forza una corrente continua nel percorso di potenza del modulo base. La seconda, invece, è caratterizzata dai due DAQ che misurano la corrente che circola sulle celle e sei cadute di tensione prelevate in punti specifici del percorso di potenza.

In Figura 31 con:

- $n1$  e  $n2$  si intendono i due diversi USB-6009 utilizzati;
- $Ai\#$  si indica il canale d'ingresso utilizzato del DAQ per prelevare la misura e con  $\#$  un numero compreso tra 0 e 7.
- $VdX$  si intende che la tipologia di misura eseguita dal DAQ è di tipo differenziale dove  $X$  è un numero intero progressivo.
- $VsX$  si intende che la tipologia di misura eseguita dal DAQ è di tipo single-ended dove  $X$  è un numero intero progressivo.

Visto che l'obiettivo è misurare la resistenza di contatto sulla singola tratta che collega una cella a quella successiva e visto che le singole tratte sono geometricamente simili, lo studio viene eseguito inserendo solo tre schede porta-cella all'interno del modulo base che chiameremo A, B e C.

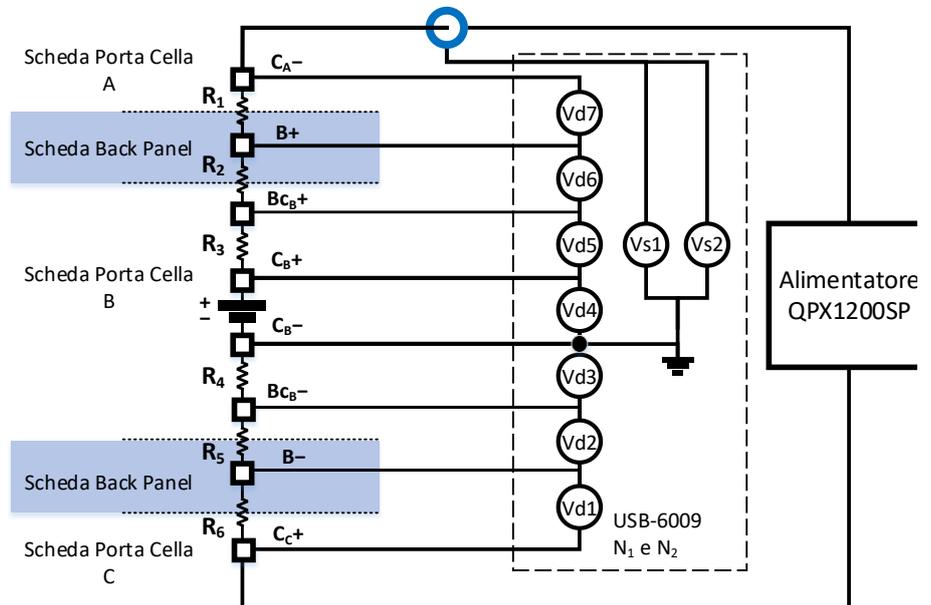
---

<sup>8</sup> Aim-TTi

<sup>9</sup> National Instruments

**Leggenda:**

-  Punto di saldatura filo per misura a 4 terminali
-  Resistenza di contatto
-  USB-6009 – N<sub>2</sub> AI7
-  USB-6009 – N<sub>2</sub> AI3
-  Sensore di corrente DHAB S-24 (ch1->Vs1,ch2->Vs2)
-  USB-6009 – N<sub>2</sub> AI2/AI6
-  USB-6009 – N<sub>2</sub> AI1/AI5
-  USB-6009 – N<sub>2</sub> AI0/AI4
-  USB-6009 – N<sub>1</sub> AI3/AI7
-  USB-6009 – N<sub>1</sub> AI2/AI6
-  USB-6009 – N<sub>1</sub> AI1/AI5
-  USB-6009 – N<sub>1</sub> AI0/AI4



**Figura 31** schema a blocchi del set-up sperimentale per la caratterizzazione delle resistenze di contatto del percorso di potenza che collega due celle al litio contigue

I collegamenti adottati per la misura a quattro terminali riportati nello schema a blocchi in Figura 31 vengono mostrati in maniera dettagliata in Figura 32. In particolare, il terminale positivo dell'alimentatore (linea di *Force*), il sensore di corrente e un punto di prelievo della tensione (cavo giallo) vengono posizionati all'interno della morsettiere di rame saldata sulla piazzola del terminale negativo della cella sulla scheda porta-cella A (come mostrato in Figura 32 (a)). Chiameremo questo punto  $C_{A-}$ .

In Figura 32 (b) viene rappresentata la scheda porta-cella B che è l'unica ad implementare anche una delle celle al litio utilizzate nel progetto. In questa scheda vengono prelevati quattro punti di tensione sulla:

- piazzola di rame del terminale positivo di cella (cavo rosso) che indicheremo con  $BC_{B+}$ ;
- sul terminale positivo di cella (cavo rosso) che indicheremo con  $C_{B+}$ ;
- sul terminale negativo di cella (cavo nero) che indicheremo con  $C_{B-}$ ;
- sulla piazzola di rame del terminale negativo di cella (cavo nero) che indicheremo con  $Bc_{B-}$ .

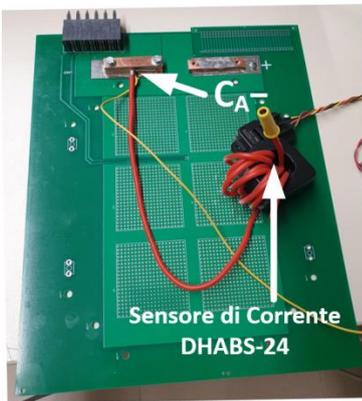
La scheda porta-cella C è mostrata in Figura 32 (c). Sulla piazzola corrisponde al terminale positivo di cella, che indicheremo con  $C_{C+}$ , vengono collegati il terminale negativo dell'alimentatore elettronico (cavo nero) e un punto di prelievo della tensione (cavo grigio). Inoltre, anche se non mostrato in Figura 32 vengono saldati due cavi sul connettore di potenza associato alla scheda porta-cella B lato back panel. Chiameremo il punto di prelievo posizionato sul pin del connettore che collega la scheda porta-cella B alla A con  $B+$ . Mentre indicheremo con  $B-$  il punto di prelievo posizionato sul pin del connettore che collega la scheda porta-cella B alla C.

Pertanto, prelevando le misure differenziali delle tensioni tra un punto e l'altro (come indicato in Figura 31) è possibile caratterizzare tutte le resistenze di contatto del percorso di potenza che collega la cella posizionata sulla scheda B alle due adiacenti. Le resistenze di contatto misurabili sono quelle associate alle:

- Morsettiere di rame;
- Saldature;

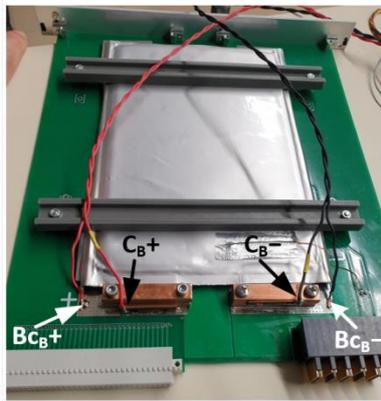
- Connettori di potenza;
- Piste sul PCB della scheda porta-cella;
- Piste sulla scheda back panel.

Scheda porta cella A



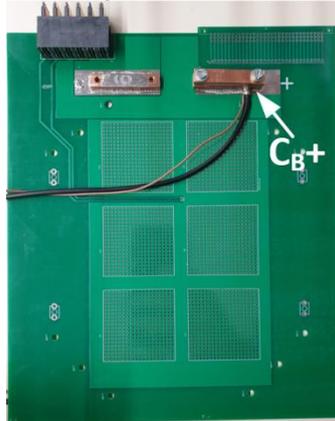
(a)

Scheda porta cella B



(b)

Scheda porta cella C



(c)

**Figura 32** Collegamenti scheda porta-cella: A (a), B (b) e C (c)

Infine, la procedura utilizzata per il test è la seguente. L'alimentatore parte fissando una corrente pari a 1 A e termina la procedura impostando una corrente di 15 A nel percorso di potenza delle celle. Tra un passo e l'altro l'incremento di corrente è pari di 1 A. Pertanto, il numero di passi è pari a 15. Per ogni passo:

- L'alimentatore elettronico fissa per 10 s un valore specifico di corrente sul percorso di potenza delle schede di cella;
- I due DAQ acquisiscono le misure indicate in Figura 31 con un periodo di campionamento pari a 100 ms;

Successivamente la stima della resistenza complessiva di contatto sulla singola tratta è stata determinata adottando la tecnica della regressione lineare sull'insieme dei valori ottenuto.

#### 4.2.2 Risultati

Per elaborare il risultato del test, vengono calcolate le medie delle tensioni e della corrente acquisite, usando i 50 campioni centrali di ogni passo.

In Figura 33 vengono mostrate le tensioni medie ottenute in funzione della corrente del passo. Nello specifico gli asterischi rappresentano il valore di tensione misurato mentre le linee colorate rappresentano la loro regressione lineare.

Come si nota l'andamento delle tensioni misurate in funzione della corrente è pressoché lineare e le caratteristiche ottenute sono tipiche del comportamento resistivo di un resistore. Pertanto si può affermare che il coefficiente angolare della rette rappresenta la stima del valore di resistenza di contatto delle singole tratte del percorso di potenza.

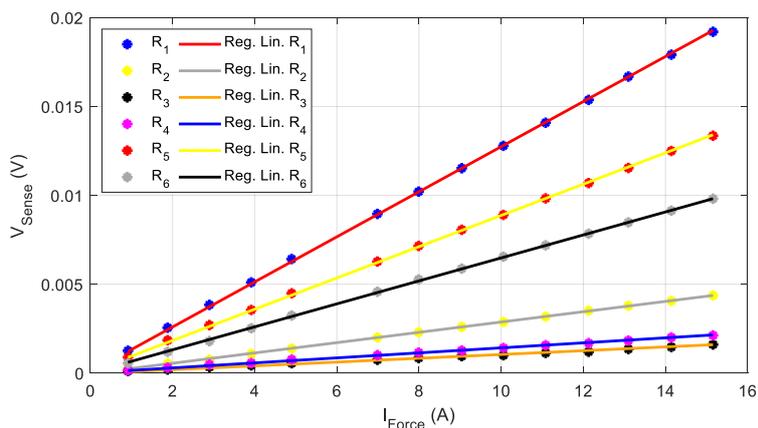


Figura 33 caratteristica tensione-corrente delle misurazioni e regressione lineare dell'insieme dei valori ottenuti

I valori di resistenza ottenuti vengono riportati in Tabella 4 dove con:

- $R_{AC}$  si intende la somma di tutte le resistenze di contatto misurate dalla scheda porta-cella A alla C;
- $R_{TOT}$  si intende la resistenza complessiva del percorso di potenza del pacco batteria connesso in configurazione 12S1P (escluse le resistenze intrinseche delle celle).

Tabella 4 Stima delle Resistenze di contatto

R contatto tra cella A e B			R contatto tra cella B e C			$R_{AC}$ (mΩ)	$R_{tot}$ (mΩ)
$R_1$ (mΩ)	$R_2$ (mΩ)	$R_3$ (mΩ)	$R_4$ (mΩ)	$R_5$ (mΩ)	$R_6$ (mΩ)		
1,27	0,29	0,11	0,14	0,88	0,65	3,34	40

### 4.3 Verifica funzionalità base del BMS del sistema

Lo scopo principale di questa sottosezione è quello di verificare il comportamento del sistema e del BMS durante una carica/scarica completa del modulo base. La procedura di validazione si concentra soprattutto sulla capacità del BMS di mantenere le celle del modulo all'interno della loro zona di sicurezza o SOA durante tutte le fasi del test. A tal fine, quindi, verranno anche validate la capacità di misurazione della temperatura, tensione e corrente di cella del BMS.

#### 4.3.1 Set-up sperimentale e test

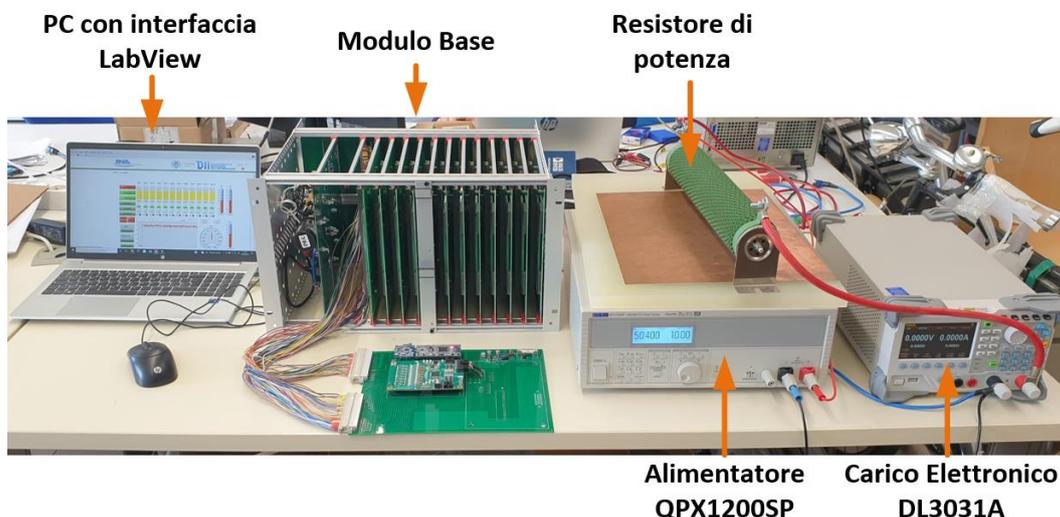


Figura 34 set-up sperimentale validazione funzionalità primarie del modulo base

In Figura 34 viene mostrato il set-up sperimentale adottato per la validazione delle funzionalità primarie del BMS implementato all'interno del modulo base. In particolare, i blocchi principali di questa piattaforma di test sono:

- Il modulo base già equalizzato;
- L'alimentatore elettronico programmabile QPX1200SP;
- Il carico elettronico programmabile RIGO DL3031A;
- Uno o più resistori da  $2,2\Omega$  in grado di dissipare una potenza massima di 1200 W;
- Un PC con interfaccia grafica scritta in LabView che controlla tutta la strumentazione da laboratorio e comunica con il modulo base.

Attraverso questo set-up sperimentale vengono eseguiti due differenti tipologie di test. La prima è volta a verificare se:

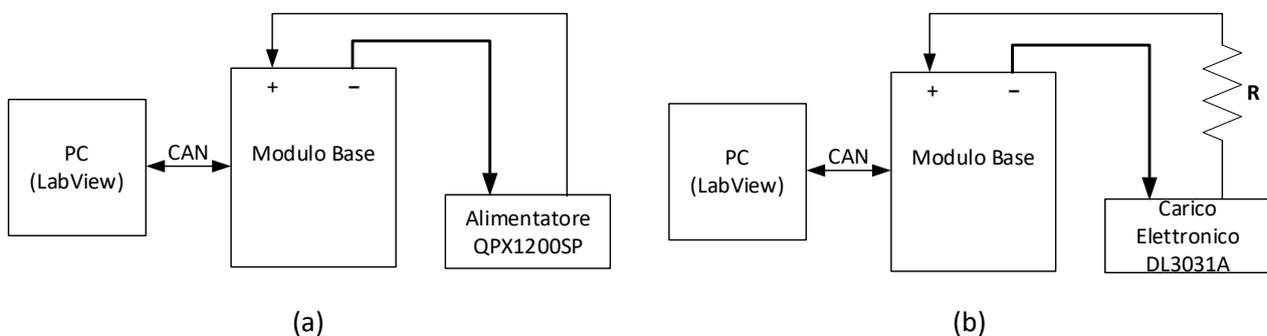
1. La specifica di progetto sulla massima corrente sopportabile dal modulo durante una fase di scarica/carica completa è rispettata;
2. Il BMS riesce a garantire la sicurezza del sistema e la corretta esecuzione del test;

Invece, nel secondo tipo di test, l'obiettivo è quello di verificare la capacità del modulo a sostenere correnti impulsive con ampiezza dell'ordine di 80 A e durata tra 5 e 10 s (vedi Sottosezione 1.1).

Partendo, il primo protocollo di test la procedura è la seguente:

1. Il modulo viene caricato completamente con una corrente continua pari a 10 A. Quando una o più celle all'interno del modulo raggiunge la tensione di 4,2 V (cut-off superiore impostato) il BMS interrompe la carica aprendo i relè di potenza. Questo stato corrisponde a quello di modulo completamente carico.
2. Il modulo viene fatto rilassare per circa 1 h;
3. Il modulo viene scaricato a corrente costante pari a 40 A fino quando una o più celle raggiungono 2,75 V (cut-off inferiore impostato).
4. Il modulo viene fatto rilassare per circa 1 h;
5. il modulo viene ricaricato completamente con una corrente pari a 20 A;
6. Il modulo viene fatto rilassare per circa 1 h;

In questo primo test la corrente di ricarica è stata limitata a 20 A per evitare di danneggiare le celle (vedi sottosezione 1.1).



**Figura 35 Configurazione set-up durante: carica completa (a), scarica completa (b)**

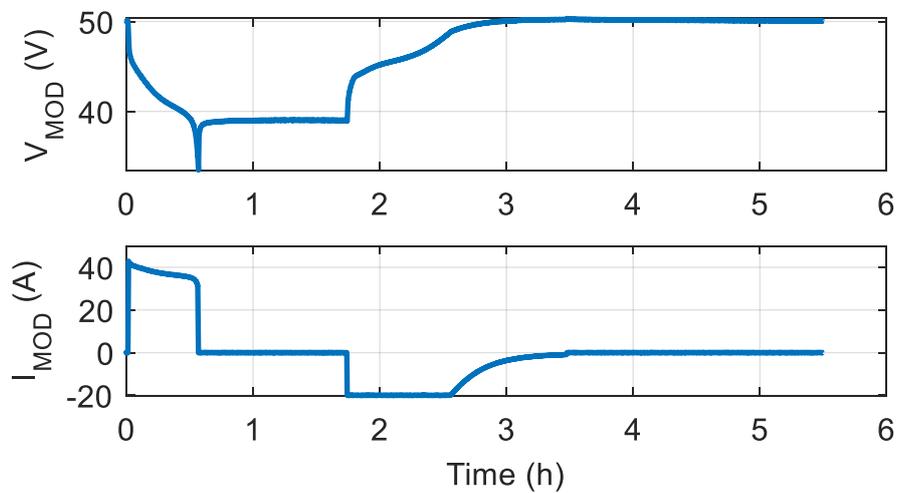
Gli schemi a blocchi in Figura 35 rappresentano in maniera semplificata la configurazione del set-up sperimentale durante le varie fasi del test.

Nello specifico, durante tutte le fasi di carica, il modulo base viene connesso all'alimentatore QPX1200SP che imposta la corrente di carica nel modulo. L'alimentatore è in grado di erogare una potenza massima di 1200 W sufficiente per ricaricare il modulo con una corrente di 20 A.

Invece, durante le fasi di scarica, il modulo base viene connesso ad un carico composto da un carico elettronico e uno o più resistori da 2,2 Ω. Per la scarica a 40 A, il carico viene realizzato tramite l'uso di due resistori connessi in parallelo a formare un carico da 1,1 Ω. Quindi, questo test non viene eseguito a corrente costante ma a carico costante. Il volare del carico scelto, tuttavia, fissa il valore di corrente in un intorno di circa 40 A.

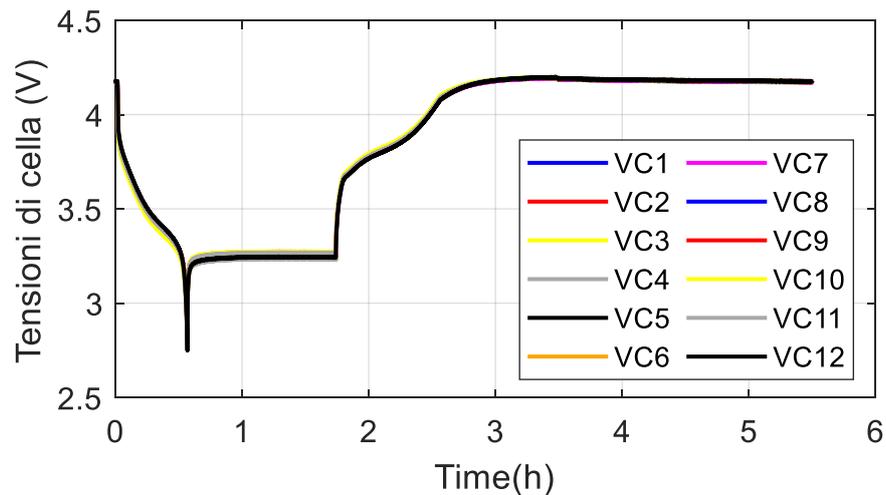
Nel secondo test invece il modulo viene sottoposto a due impulsi di corrente con ampiezza di circa 85 A e durata di 15 s l'uno. I due impulsi sono stati distanziati da una pausa di circa 200 s. Per ottenere gli impulsi di corrente il modulo è stato collegato direttamente a un resistore di 0,49 Ω composto dal parallelo di quattro resistori da 2,2 Ω e uno da 4,7 Ω. In questo caso, l'interfaccia Labview sul PC gestisce la temporizzazione dell'impulso chiudendo i relè di potenza per circa 15 S.

#### 4.3.2 Risultati



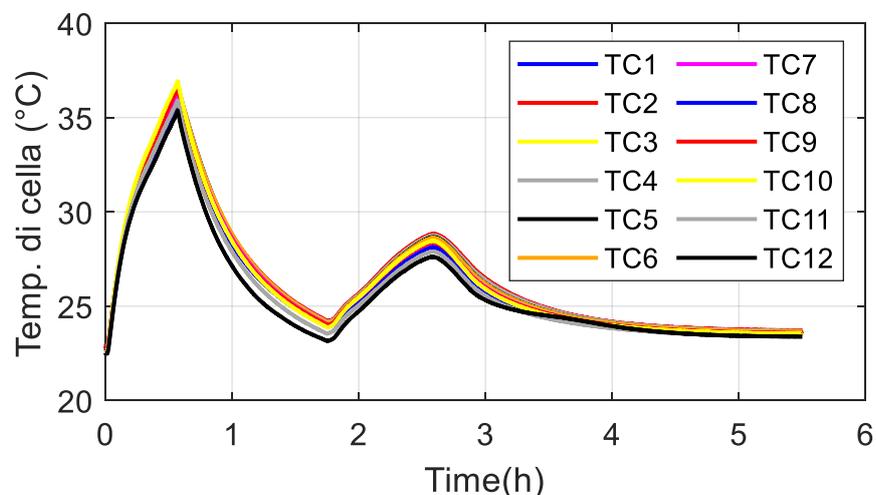
**Figura 36 Misura Tensione ( $V_{MOD}$ ) e corrente ( $I_{MOD}$ ) di modulo durante: la scarica a 40 A, la pausa di 1 h e la carica a 20 A**

In Figura 36 viene mostrato l'andamento della tensione ( $V_{MOD}$ ) e corrente ( $I_{MOD}$ ) di modulo durante il primo test (scarica completa a 40 A, pausa di 1 h e carica completa a 20 A). In Figura 37 vengono mostrate tutte le tensioni delle celle misurate dal BMS durante le tre fasi del test. Come si può notare, il modulo è completamente equalizzato in quanto tutte le tensioni di cella sono sovrapposte. Inoltre, Figura 37 dimostra che il BMS è in grado di riconoscere il superamento della SOA in termini di tensione delle celle proteggendo il pacco batteria dalle condizione di sovraccarica e sotto scarica. Infatti, il BMS interrompe la carica quando le celle raggiungono 4,2 V e interrompe la scarica quando le celle raggiungono 2,5 V.



**Figura 37** Misura delle Tensioni di cella durante la scarica a 40 A, la pausa di 1 h e la carica a 20 A

In Figura 38 viene mostrata la misurazione delle temperature di tutte le celle del modulo durante le varie fasi del test. Come si nota le celle partono da una condizione di riposo in cui la loro temperatura è pari alla temperatura ambiente. In corrispondenza della carica a 40 A le celle iniziano a scaldarsi fino quando la fase di scarica non viene interrotta. A questo punto le celle sono lasciate a riposo per un'ora e la loro temperatura inizia a decrescere.



**Figura 38** Misura delle temperature di cella durante la scarica a 40 A, la pausa di 1 h e la carica a 20 A

Durante la fase di ricarica a 20 C, la temperatura delle celle torna a incrementare. L'aumento della temperatura termina quando la carica viene interrotta e le celle cominciano a raffreddarsi. In Figura 39 vengono mostrate le temperature delle celle misurate dopo circa 12 h di riposo della batteria. Come si vede, l'insieme di tutte le misure prelevate sulle 12 celle rimane all'interno di un range di circa 0.4 C del tutto accettabile per un'applicazione di questo tipo.

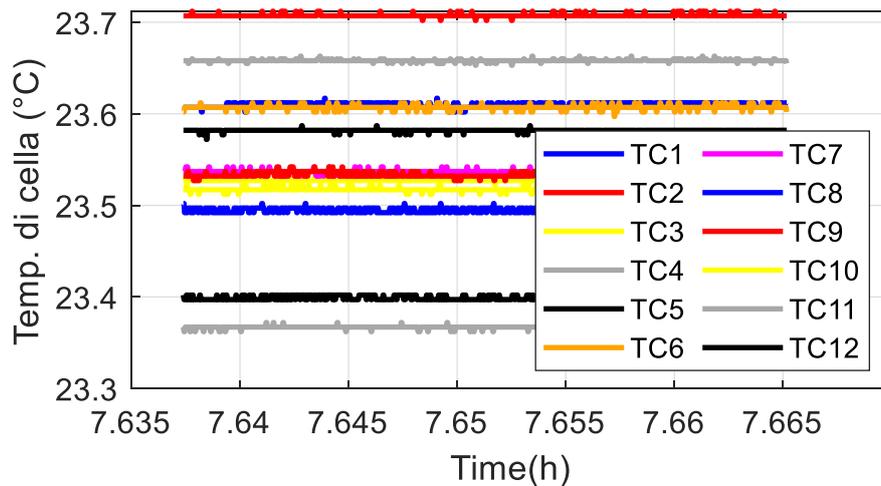


Figura 39 Temperature di cella misurate a riposo.

Il calcolo dello stato di carica delle singole celle all'interno del modulo viene mostrato in Figura 40. Si può affermare che lo strumento è in grado di stimare lo SoC di ogni cella all'interno del modulo durante le tre fasi del primo test. Nello specifico, le curve relative alle celle sono praticamente sovrapposte in quanto la batteria è in stato ottimale di equalizzazione e le capacità delle celle sono pressoché identiche (come si nota anche dalle curve di tensione riportate nella Figura 37).

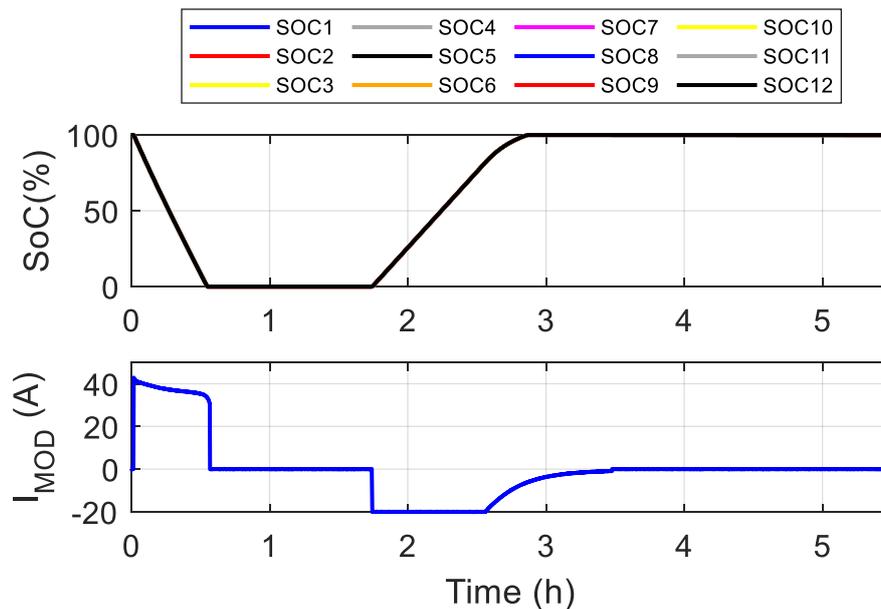


Figura 40 SoC di tutte le celle durante la scarica a 40 A, la pausa di 1 h e la carica a 20 A

In Figura 41 vengono mostrate le misure della tensione e della corrente di modulo, mentre, in Figura 42 e Figura 43 vengono mostrate le tensioni e le temperature delle celle misurate durante il test impulsivo. Entrambe le figure dimostrano che il modulo base è in grado di gestire una corrente superiore a 85 A per circa 15 s.

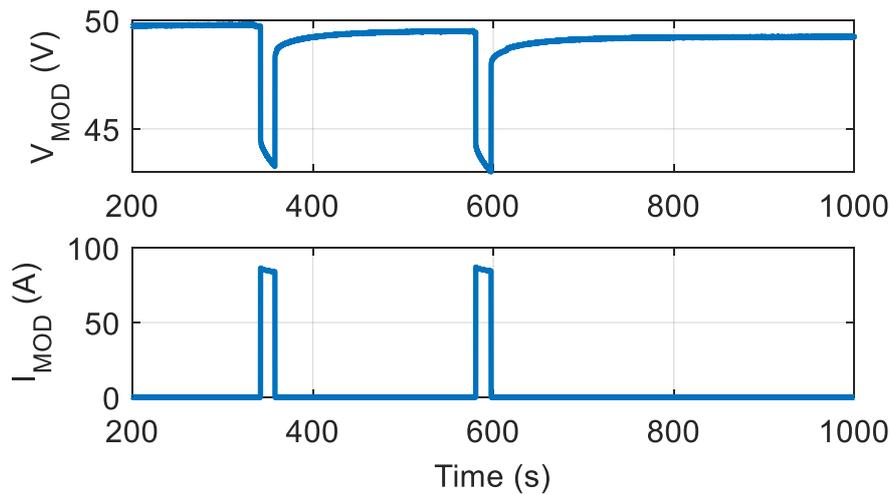


Figura 41 Tensione e corrente di modulo durante test con impulsi di corrente.

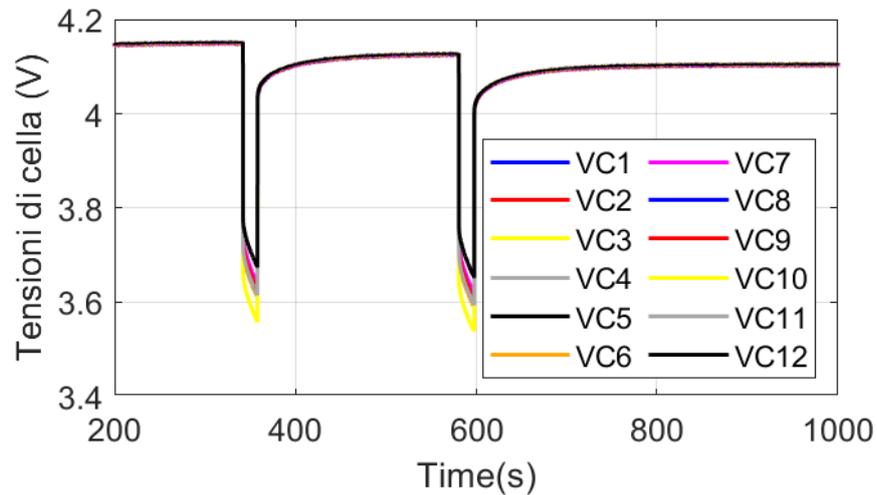


Figura 42 Temperature delle celle durante test con impulsi di corrente.

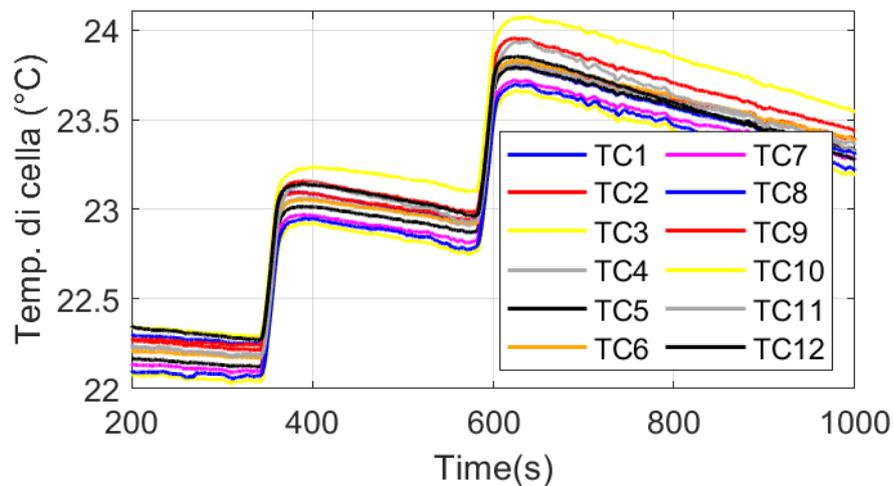


Figura 43 Temperature delle celle durante test con impulsi di corrente.

#### 4.4 Misura del consumo del BMS

In questa sezione verrà riportato un test effettuato per verificare che il sistema realizzato per la valutazione dell'consumo del BMS funzioni correttamente. È importante notare che l'obiettivo di questo test non è quello di analizzare il consumo in sé ma solamente la corretta acquisizione di corrente, tensione e potenza dalla parte del sistema di misura. Infatti, nel firmware del BMS attualmente non sono implementate funzioni di "power management" in quanto essa è fortemente legata alle caratteristiche dell'applicazione in cui la batteria viene utilizzata.

##### 4.4.1 Set-up sperimentale.

In Figura 44 viene riportata una foto del set-up utilizzato. Questo prevede l'uso del modulo, del PC e un Source Meter Unit (Keithley 2440) collegato al posto del fusibile presente sulla scheda di controllo. In questo modo esso può misurare la corrente che scorre dalle celle verso la parte di controllo del BMS e che a sua volta alimenta la scheda di potenza. Il Keithley 2440 è controllato da un applicativo LabView che consente di memorizzare la corrente misurata.

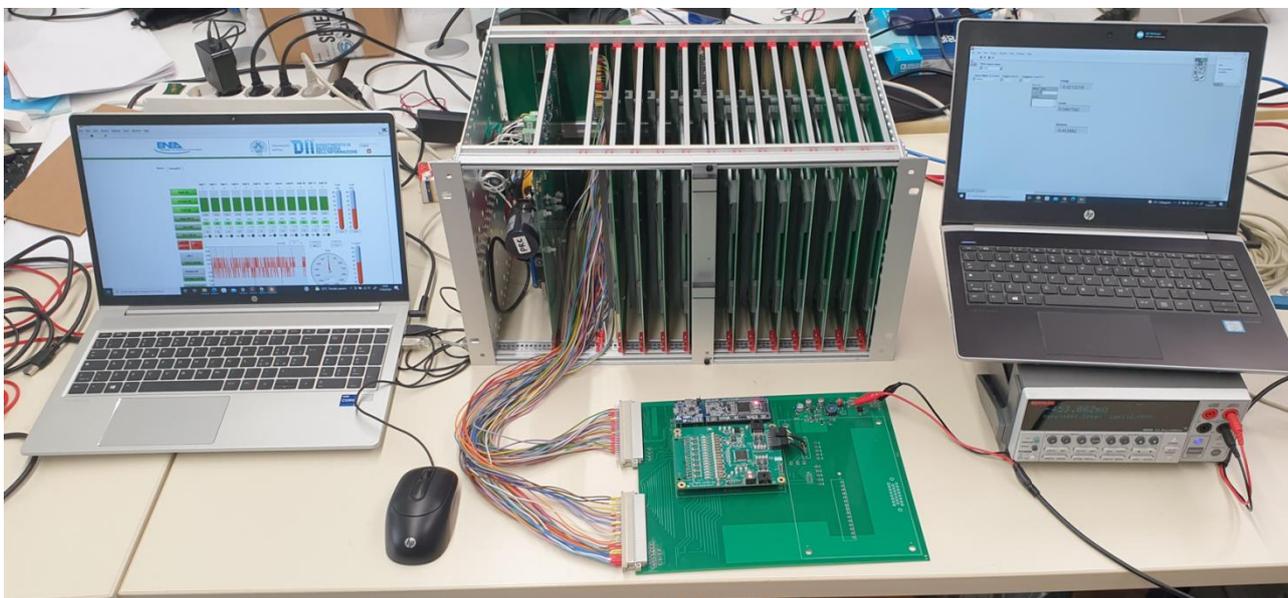


Figura 44 Set-up di misura per la validazione del blocco di misura del consumo del BMS.

##### 4.4.2 Risultati

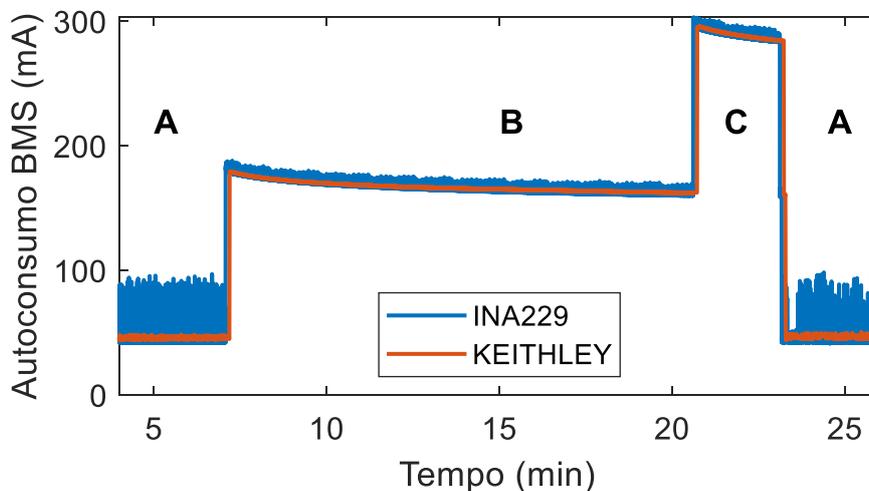


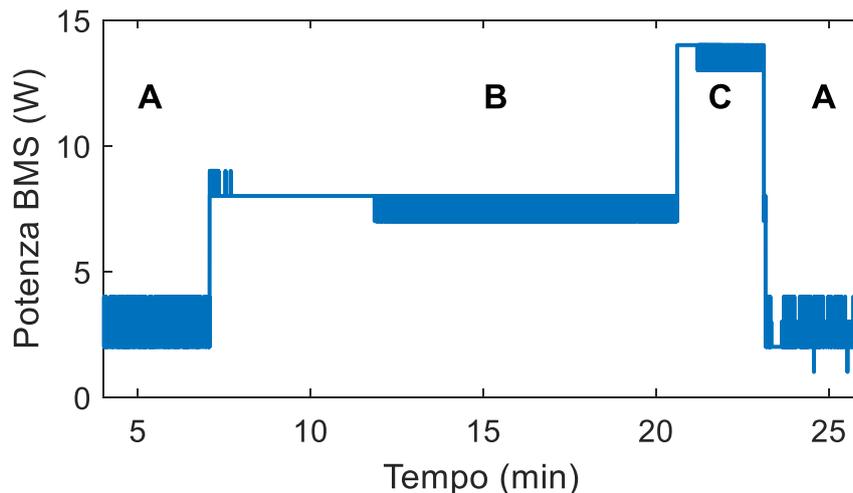
Figura 45 Corrente di alimentazione del BMS misurate dal power monitor INA229 e dal Source Meter Keithley XXX preso come strumento di riferimento;

In Figura 45 vengono le misurazioni fatte dal power monitor INA229 e dal Source Meter Unit Keithley 2440 preso come strumento di riferimento. Nello specifico le lettere corrispondono a delle zone di funzionamento specifiche che sono:

1. Zona A - il BMS lavora nello stato di idle tutte i circuiti elettronici del BMS sono attivi ma i relè sono disattivati;
2. Zona B - tutte le funzionalità del BMS sono attive e il relè di potenza posizionato sul terminale negativo del modulo è attivo.
3. Zona C - tutte le funzionalità del BMS sono attive e entrambi i relè sulla linea di potenza sono attivi.

Come si può notare, la misurazione della corrente fatta dal power monitor si può ritenere affidabile visto che è comparabile con quella ottenuta dallo strumento di riferimento. Nelle Zone A, l'aumento delle oscillazioni di corrente può essere dovuto al comportamento del DC/DC utilizzato per alimentare i relè di potenza (24 V). Infatti, nella zona di idle il convertitore lavora in condizioni di assenza di carico il che potrebbe giustificare tale comportamento. Infatti, appena uno dei relè si attiva le oscillazioni si riducono notevolmente.

In Figura 46 viene mostrata la potenza richiesta dal BMS nelle tre zone di lavoro. Le potenze medie misurate nelle tre zone vengono riportate in Tabella 5. In particolare, si può affermare che la maggior parte del consumo del BMS è associato al controllo dei relè di potenza posizionati sulla scheda di controllo. Infatti, la singola bobina dei relè necessita di una potenza di 6 W per chiudere il contatto ed è del tutto coerente con i risultati riportati in Tabella 5.



**Figura 46 Potenza richiesta dal BMS e misurata dal power monitor INA229**

**Tabella 5 Potenze medie assorbite dal BMS nelle tre zone di funzionamento**

Zona A	Zona B	Zona C
2 W	7,5 W	13,5 W

#### 4.5 Conclusioni

Dai risultati ottenuti si può concludere che:

- Le resistenze di contatto del percorso di potenza del modulo utilizzato per connettere le celle secondo la configurazione 12S1P è di circa 40 mΩ che è un risultato del tutto soddisfacente per un modulo batteria di questo tipo;
- Il modulo base è in grado di supportare correnti costanti di circa 40 A;
- Il modulo base è in grado di supportare correnti impulsive di circa 80 A e durata 15 s;

- il BMS è in grado di misurare correttamente la temperatura, corrente e tensione di tutte celle e per tutta la durata del test.
- Il BMS è in grado di garantire la sicurezza del pacco e dell'utente finale interrompendo la linea di potenza quando una o più celle escono dalla loro zona di sicurezza;
- Il BMS è in grado di produrre la Stima dello stato di carica di tutte le celle all'interno del modulo;
- Il BMS è in grado di misurare l'autoconsumo delle schede elettroniche;
- Il BMS è in grado di comunicare i dati a un controllore esterno come un PC;

In conclusione, si può affermare che il modulo rispetta correttamente le specifiche di progetto principali. Tuttavia, la capacità di isolamento del modulo, il bilanciamento dinamico e il sistema di sensori avanzato non sono state oggetto di studio in questa fase di sviluppo.

## 5 Conclusioni

I sistemi di accumulo per applicazioni che richiedono un'alta densità di energia e potenza (come, per esempio, il settore automobilistico) hanno una vita operativa utile legata alle prestazioni dichiarate del veicolo. Il raggiungimento della condizione di fine vita, normalmente, non corrisponde alla mancata funzionalità del pacco batteria ma è associata al degrado di parametri prestazionali che impediscono al veicolo di mantenere le caratteristiche attese. Per questo motivo, la sostituzione del sistema di accumulo porta alla disponibilità di interi moduli ancora funzionanti, seppure con specifiche degradate. Purtroppo, anche a parità di caratteristiche iniziali (per lo stesso tipo e modello di veicolo), i moduli disponibili in second life presentano una elevata variabilità dovuta al diverso uso e a causa dei gradienti termici che ne hanno comportato un invecchiamento non omogeneo. I sistemi di gestione per sistemi di accumulo basati su questa tipologia di elementi, nella loro seconda vita operativa, devono quindi tenere conto di questa variabilità. Questo aspetto può aumentare la complessità e il costo del sistema che potrebbe non essere più appetibile nel mercato. Condizione che può essere accentuata in assenza di regolamenti nazionali e sovranazionali che favoriscano la diffusione delle SLB in ottica della sostenibilità ambientale e del concetto del riuso.

Per questo motivo, questo report propone un nuovo concetto di pacco batteria estremamente modulare e flessibile per accelerare la ricerca scientifica nel settore delle SLB. L'obiettivo è stato quello di creare un sistema che permette di testare pacchi con celle non omogenee e BMS con funzionalità differenti per produrre uno studio costi/benefici delle configurazioni ottimali.

Pertanto, dopo una prima parte introduttiva, il report descrivere la struttura del sistema e l'architettura delle schede e delle loro funzionalità implementate in questa prima versione del prototipo. Le funzionalità del Battery Management System sono state suddivise in più schede, che connesse alla scheda back panel, formano il pacco batteria. In questa parte si comprende a pieno il punto di forza del sistema che consiste nella facilità di estrazione e inserzione delle schede figlie. In questo modo è possibile testare agevolmente SLB formate da celle diverse in termini di chimica, produttore e storia. È anche possibile studiare e implementare diverse funzionalità del BMS sostituendo la scheda di controllo fino a raggiungere una configurazione ottimale.

Successivamente alla descrizione dell'hardware, le funzionalità del software di gestione e controllo del sistema sono state opportunamente illustrate. In questa prima versione il software è in grado di garantire le funzioni basilari di un Battery Management System, tra cui: la gestione della sicurezza, le stime dello stato di cella e la comunicazione con un controllore di sistema come un PC.

I test sperimentali a cui è stato sottoposto il prototipo per la sua validazione hanno dimostrato che il modulo base rispetta correttamente tutte le specifiche di progetto elencate qui di seguito:

1. Il BMS è in grado di comunicare i dati a un controllore esterno come un PC;
2. Il BMS è in grado di produrre la stima dello stato di carica di tutte le celle all'interno del modulo;
3. Il BMS è in grado di garantire la sicurezza del pacco e dell'utente finale interrompendo la linea di potenza quando una o più celle escono dalla loro zona di sicurezza;
4. Il BMS riesce a misurare tutte le grandezze fisiche di cella per produrre correttamente le stime e garantire la sicurezza (tensione, corrente e temperatura);

5. Il BMS è in grado di misurare l'autoconsumo totale dell'elettronica di bordo.
6. la resistenza parassita che collega il percorso tra una cella a quella adiacente rimane buona nonostante il numero di connettori e contatti presenti nel percorso;
7. Il modulo base gestisce correttamente correnti costanti fino a 40 A;
8. Il modulo base gestisce correttamente correnti impulsive di 85 A e durata 15 s;

In questa versione del prototipo non sono state testate e implementate il bilanciamento dinamico, il bypass e l'isolamento del modulo. Tuttavia, sono stati previsti degli spazi dedicati sulla scheda di controllo e di potenza del sistema per testare in una seconda fase queste funzionalità. Inoltre, anche il sistema di sensori avanzato non è stato implementato nelle schede porta-cella, ma la presenza della linea secondaria nella scheda back panel può facilitare di gran lunga la loro implementazione. In conclusione, si può affermare che l'architettura proposta in questo report soddisfa gli scopi per cui è stata progettata. Infatti, il sistema è stato pensato per poter studiare differenti configurazioni in maniera facile e veloce. Pertanto, anche le funzionalità non ancora implementate e testate potranno esserlo grazie all'architettura del prototipo sviluppato.

## 6 Bibliografia

- [1] A. Carloni, F. Baronti, R. D. Rienzo, R. Roncella e R. Saletti, «An Open-Hardware and Low-Cost Maintenance Tool for Light-Electric-Vehicle Batteries,» *Energies*, vol. 14, p. 4962, 8 2021.
- [2] *FreeRTOS*, 2022.
- [3] R. D. Rienzo, M. Zeni, F. Baronti, R. Roncella e R. Saletti, «Passive balancing algorithm for charge equalization of series connected battery cells,» in *2020 2nd IEEE International Conference on Industrial Electronics for Sustainable Energy Systems (IESES)*, 2020.

## 7 Abbreviazioni ed acronimi

ADC	Analog Digital Converter
AFE	Analog Front End
BMS	Battery Management System
BMU	Battery Management Unit
DAQ	Data Acquisition system
ESS	Electrochemical Storage Station
MCU	Microcontroller Unit
MMU	Module Management Unit
NMC	Nichel Manganese Cobalto è una tipologia di chimica di celle al Litio
NTC	Negative Temperature Coefficient
OCV	Open Circuit Voltage
SLB	Second Life Battery
SMU	String Management Unit
SOA	Safe Operating Area
SOC	State of Charge
SPI	Serial Peripheral Interface

PC	Personal Computer
PLA	Acido polilattico (plastica utilizzata per la realizzazione di oggetti stampati in 3D)
PT	Pole Throw
TSV	Tab-Separated Values
UART	Universal Asynchronous Receiver-Transmitter

## 8 Curricula Del Gruppo Di Lavoro

### Roberto Roncella

Il Prof. Roberto Roncella ha conseguito con lode la laurea in Ingegneria Elettronica nel 1984. Nel 1989 ha conseguito il titolo di Dottore di Ricerca. Ha poi prestato servizio come borsista del Consiglio Nazionale delle Ricerche (CSMDR, Pisa). Dal 1990 presta servizio presso il Dipartimento di Ingegneria dell'Informazione (DII) dell'Università di Pisa, prima come ricercatore e dal 1998 come professore associato, ricoprendo numerosi insegnamenti del raggruppamento di Elettronica. Ha ricoperto il ruolo di responsabile scientifico di unità di ricerca dipartimentali nell'ambito di diversi progetti nazionali, con finanziamento da parte del Consiglio Nazionale delle Ricerche, del Ministero dell'Istruzione, dello Sviluppo Economico e da fondazioni bancarie. Svolge attività come referee per diverse riviste internazionali. Le sue attività di ricerca sono orientate al progetto e collaudo di circuiti integrati ad alta prestazione, quali circuiti per linee di ritardo ad alta risoluzione o circuiti a bassa dissipazione di potenza, alla proposta di nuove architetture VLSI per l'elaborazione numerica dei segnali e più recentemente, alla realizzazione di sistemi elettronici per la gestione e la sicurezza di sistemi basati su accumulatori al litio. In collaborazione con ENEA, è stato responsabile dello sviluppo di un sistema di BMS (*Battery Management System*) per un modulo costituito da celle al litio destinato ad applicazione in veicoli off-road. Nell'ambito di ricerche con finanziamento industriale, si occupa della progettazione di sistemi innovativi applicati all'ambito biomedicale, automobilistico e relativi alla gestione di sistemi di "energy storage" basate su accumulatori con chimica al litio per diverse applicazioni. Sulle proprie attività ha pubblicato più di cento lavori su riviste o atti di congressi internazionali.

### Roberto Saletti

Il Prof. Roberto Saletti ha conseguito con lode la laurea in Ingegneria Elettronica presso l'Università degli Studi di Pisa nel 1981. È stato ricercatore del Consiglio Nazionale delle Ricerche dal 1983 al 1992. Nel 1987 è stato visiting scientist presso la Cornell University, Ithaca, New York. In servizio dal 1992 al 2001 come professore associato e dal 2001 ad oggi come professore ordinario presso il "Dipartimento di Ingegneria dell'Informazione" nella Scuola di Ingegneria dell'Università di Pisa. Dal 2003 al 2010 è stato Presidente del Consiglio dei Corsi di Studio in Ingegneria Elettronica e responsabile regionale dell'Indirizzo Scientifico-Tecnologico della Scuola di Specializzazione per l'Insegnamento Secondario (SSIS). Dal 2016 è senatore accademico dell'Università di Pisa. Ha collaborato alla fondazione, sviluppo e gestione del Centro per le Tecnologie e Applicazioni Microelettroniche (Centro TEAM) di Pisa Ricerche, finanziato dall'Unione Europea e responsabile scientifico di progetti di ricerca nazionali o su commessa di partner industriali quali Piaggio S.p.A, Pershing, Ferretti Yacht, Global Garden Products, FIAMM, ecc. Le sue attività di ricerca sono nell'area del progetto, collaudo e applicazione di sistemi elettronici ad alta prestazione, in particolare di "sistemi embedded", per l'acquisizione ed elaborazione dati, l'interfacciamento di sensori e il controllo di attuatori su piattaforma elettronica a basso costo. Le principali applicazioni riguardano i sistemi elettronici per il mercato "automotive", sia esso nel campo dei veicoli a due e quattro ruote che delle imbarcazioni da crociera. Le attività recenti sono nel campo dell'elettrificazione dei veicoli, e in particolare verso il monitoraggio e la gestione dei sistemi di accumulo di energia basati su batterie di ultima generazione. È Senior Member dello IEEE e co-fondatore dello IEEE-IES Technical Committee su "Energy Storage Devices and Systems".

### **Federico Baronti**

Il Prof. Federico Baronti ha conseguito con lode la laurea in Ingegneria Elettronica presso l'Università di Pisa nel 2001 e il titolo di Dottore di Ricerca, sempre presso la stessa università, nel 2005. Dopo il dottorato, ha prestato servizio presso il Dipartimento di Ingegneria dell'Informazione dell'Università di Pisa, prima come assegnista di ricerca, poi come ricercatore universitario e dal 2017 come professore associato. Le sue attività di ricerca hanno riguardato lo studio e progetto di sistemi innovativi mirati a migliorare le prestazioni, sicurezza e comfort dei veicoli terrestri. Più recentemente sta lavorando alla modellizzazione delle batterie agli ioni di litio, allo sviluppo di algoritmi per la stima dello stato interno della batteria e alla progettazione di "Battery Management System". È stato ed è responsabile di vari progetti finanziati dalla comunità europea e da aziende private. Sulle sue attività ha pubblicato più di 100 lavori su riviste e atti di conferenze internazionali. Baronti è *Senior Member* dell'IEEE, è stato chair dal 2015 al 2017 del comitato tecnico sull'Energy Storage dell'IEEE *Industrial Electronics Society* (IES), per la quale ha prestato servizio come *AdCom Member* dal 2015 al 2018. È associate editor per la rivista *Transactions on Industrial Informatics*. Ha svolto il ruolo di guest editor in diverse *special section* delle *Transactions on Industrial Electronics and Industrial Informatics*, *track chair* e organizzatore di *special session* in diverse conferenze sponsorizzate dall'IES, dove ha tenuto vari seminari su tematiche relative all' *energy storage*. Ha ricevuto il premio come miglior *paper* dell'*Industrial Electronics Magazine* nel 2013.

### **Roberto Di Rienzo**

Si è laureato in Ingegneria Elettronica presso l'Università di Pisa nel 2014 dove nel 2018 ha conseguito il dottorato di ricerca in Ingegneria dell'Informazione. Dopo aver prestato servizio come assegnista di ricerca presso il Dipartimento di Ingegneria dell'Informazione dell'Università di Pisa e attualmente occupato come ricercatore universitario presso lo stesso dipartimento. Nelle sue attività di ricerca si è focalizzato sui sistemi di stoccaggio dell'energia elettrica con particolare attenzione sulle batterie agli ioni di litio. In tale ambito, ha collaborato alla modellizzazione elettrica di diverse tecnologie di celle agli ioni di litio, allo sviluppo di algoritmi avanzati di stima dello stato di carica e salute di queste celle e alla progettazione e realizzazione di sistemi elettronici di gestione di batterie di medio e grande formato. Attività di ricerca più recenti sono focalizzate sull'uso di sistemi elettrochimici di accumulo di energia, alla gestione dei flussi energetici e di controllo nell'ambito delle smart e micro-grid.

### **Andrea Carloni**

Ha conseguito la laurea in Ingegneria Elettronica presso l'Università di Pisa nel 2017. Nel 2022 ha conseguito il titolo di dottorato in ingegneria dell'informazione presso l'università di Pisa. Le principali attività di ricerca del corso di dottorato si sono concentrate sul tema della ricarica senza fili di batterie, sullo sviluppo di strumentazione open-source per la caratterizzazione di singole celle agli ioni di litio e in generale su sistemi di accumulo elettrochimico. Da maggio 2021 ha vinto un assegno di ricerca presso l'università di Pisa in collaborazione con ENEA per lo studio, la progettazione e la realizzazione di un BMS in grado di gestire un pacco batteria di second-life.